

Budapesti Műszaki és Gazdaságtudományi Egyetem Villamosmérnöki és Informatikai Kar Elektronikus Eszközök Tanszéke

Meződi Máté

SYSTEM-ON-CHIP ESZKÖZÖK TOKOZÁSAINAK PEREMFIGYELÉSEN ALAPULÓ TERMIKUS KARAKTERIZÁCIÓJA

Konzulensek

Takács Gábor

Dr. Bognár György

BUDAPEST, 2013

Tartalomjegyzék

1. Bevezetés	1
A termikus tranziens tesztelés	2
Mixed Signal Boundary Scan	3
2. A szakirodalomban megtalálható hőmérsékletérzékelő áramkörök b	emutatása .4
1. számú szenzorkonstrukció	7
2. számú szenzorkonstrukció	9
3. számú szenzorkonstrukció	16
4. számú szenzorkonstrukció	
Összehasonlítás	
3. A band-gap referencia	24
1. számú band-gap referencia konstrukció	
2. számú band-gap referencia konstrukció	
4. Az erősítő	32
A szisztematikus ofszet	
A véletlenszerű ofszet	
Stabilitás	
A referenciafeszültség szórása	
5. A startup áramkör	45
6. A band-gap áramkör	49
Skálázhatóság	
7. A kivonó áramkör	54
1. számú kivonó áramkör konstrukció	
2. számú kivonó áramkör konstrukció	55
8. A power down áramkör	62
9. A kész áramkör	63
10. Összefoglaló	65
11. Ábrajegyzék	66
12. Irodalomjegyzék	68
13. Melléklet	69
1. számú melléklet	
2. számú melléklet	

1. Bevezetés

Gordon Moore 1960-as években tett megállapítása, miszerint az egységnyi felületre integrálható alkatrészek száma másfél évente megduplázódik a mai napig helyesnek bizonyul [1]. A félvezetőipar egyre kisebb elemekből egyre bonyolultabb integrált áramkört képes előállítani. Azonban egy komplex eszköz nem csak egy integrált áramköri egységből áll, hanem több, egymással kapcsolatban lévő alrendszert tartalmaz. A számítógépnek például csak egy kis része az integrált áramköri technológiával készült processzor, mellette számtalan alrendszer található, mint például memória, GPU, hangkártya, különböző perifériaillesztők, emiatt a teljes rendszer mérete alig csökkent. Már korán megmutatkozott az igény az elektronikai rendszert alkotó összes alrendszer egy tokba integrálására. Az 1990-es években érte el a félvezetőipar azt a fejlettségi szintet, hogy kettő vagy több áramköri blokkot lehessen integrálni egy monolitikus lapkára (egy chipre). Ezzel egy új, komplex eszközt hoztak létre, amely a System-on-Chip (magyarul: rendszer a chipen) elnevezést kapta [2]. Egy ilyen System-on-Chip (SoC) eszköz egyetlen szilíciumlapkára integrálva tartalmazhat digitális és analóg alrendszereket, memóriákat, RF áramköröket, különböző csatoló és illesztő áramköröket [3].



1. ábra – System On Chip

A funkciók számának növekedése mellett a költséghatékonyság is jelentősen javult, emiatt a SoC eszközök gyorsan teret hódítottak maguknak, kiváltképp a távközlésben. A különböző codec-áramkörök, útválasztók, modemek központi áramkörei mind jó példái az SoC eszközöknek. Ezen túlmenően a mai okostelefonokat, melyek már komplett számítógépet, a hagyományos értelemben vett GSM telefont, navigációs berendezést, MEMS érzékelőt, hálózati kommunikációs interfészeket, stb. tartalmaznak, lehetetlen volna tenyérnyi méretben megvalósítani SoC eszköz nélkül.

SoC eszközök elkészítésekor számos technológiai és tervezési nehézség kerül előtérbe. A gyártási akadályra jó példa a CMOS áramkör és a DRAM memória inkompatibilitása, amelyre sokáig nem találtak használható megoldást. Az integrálhatóságra végül sikerült kivitelezni, de a realizáció bonyolulttá és költségessé vált a nagyszámú és precíz maszkolási lépés miatt. A tervezés bonyolultsága is jelentősen fokozódott a közös hordozó miatt, ugyanis figyelembe kellett venni az áramköri részek közötti elektromos és termikus csatolást. Ezen hatások kézben tartásához, valamint a hatékony tervezés támogatásához szükség volt új, elektromos és termikus szempontból is optimalizált áramkörtervezési megoldásokra, mint például az elektrotermikus szimuláció vagy a termikus szempontú alkatrészrendező algoritmusok. [4]. Az integrált áramkörök működése erősen hőmérsékletfüggő, különösen analóg rendszerek esetén jellemző

a szobahőmérsékletre (27°C) való optimalizálás, emiatt ettől eltérő hőmérsékleten bizonyos paraméterek és velük együtt a funkciók minőségének erőteljes romlása tapasztalható. Ez a jelenség digitális rendszerek esetén kevésbé kritikus. A megengedett hőmérséklettartományból való kilépés mind az analóg, mind a digitális áramkör működésére nézve végzetes lehet.

Az integráció rohamos növekedésével együtt a disszipációsűrűség is jelentősen megnőtt, modern áramkörök és tokozások esetén ez az érték már 100W/cm² fölött van [1]. Ezért is nem meglepő az a tény, hogy napjaink elektronika berendezéseinek meghibásodásáért legnagyobb arányban ez a disszipált hőenergia a felelős.

A túlmelegedésből származó végzetes meghibásodások, valamint a termikus csatolásokból adódó zavarok elkerülése érdekében a disszipáció során létrejövő hőt a legrövidebb és legkisebb termikus ellenállású úton kell elvezetni. Ezért az integrált áramköri lapkák felrögzítésének és tokozásának minősége kulcsfontosságú a hőelvezetés szempontjából [1]. Az eszközök és tokozások bonyolultságának növekedése miatt egyre nagyobb szükség van újfajta mérési és karakterizációs eljárásokra, amellyel mind a tokon belüli, mind a tok és a környezet közötti hőút minősíthető. A TDK dolgozatom célja az, hogy a fenti eljárást egy tetszőleges SoC integrált áramkör esetén alkalmazhatóvá tegye azáltal, hogy a gerjesztést a chip egy disszipáló áramkörének bekapcsolásával éri el. Bemutatok egy tervezési módszert, amellyel egy chipbe integrálható, jól skálázható hőmérsékletmérő szenzor megvalósítható, és amely a Mixed Signal Boundary Scan segítségével képes kommunikálni a termikus tranziens teszter berendezéssel, amely a hőút feltérképezésére lett kifejlesztve. Különböző elektronikus eszközök tokozásának termikus karakterizációjára már eddig is alkalmaztak termikus tranziens mérésen alapuló kiértékelést, azonban ennek az eljárásnak a kiterjesztése SoC eszközökre, valamint illesztése egy szabványos tesztelési interfészre TDK dolgozatomban kerül bemutatásra.

A termikus tranziens tesztelés

A tokon belüli és azon kívüli hőút feltérképezésére a termikus tranziens tesztelés alkalmas [3]. A karakterizáció menete a következő: egy ismert, állandósult állapotbeli rendszerre egy, a rendszer hőmérsékletét megváltoztató egységugrás gerjesztést adva és az új kvázi állandósult állapot beállásig kerül rögzítésre a tranziens válasz. A kezdeti és a végállapot hőmérséklet különbségéből (Δ T) és az ismert teljesítményváltozás nagyságából (Δ P) kiszámolható az egész rendszert jellemző hőellenállás:

$$R_{thja} = \frac{\Delta T}{\Delta P} \left[\frac{K}{W} \right].$$

Ez a hőellenállás-érték megadja az aktív eszköz és a környezet közötti teljes hőellenállás értékét. A vizsgált áramkör disszipációja következtében fellépő hőmérsékletváltozást folyamatosan mérve és tárolva, és a mérést egészen egy egyensúlyi állapot eléréséig folytatva, megkapható a rendszer hőmérséklet-idő válaszfüggvénye. Ebből a teljesítmény-egységugrás hatására fellépő hőmérsékleti tranziens függvényből az NID módszer alkalmazásával [5] megkapható egy úgynevezett kumulatív struktúrafüggvény, amely az egydimenziós hőútban található anyagok hőkapacitását és hőellenállását adja meg, ezzel egyértelműen leírva a hőutat. A termikus helyettesítő kép a 2. ábrának megfelelően előállítható a kumulatív struktúrafüggvényből.



2. ábra – Egydimenziós hővezetési modell előállítása

A termikus tranziens teszter a Mentor Graphics cég T3Ster nevű terméke, amely képes tokozott integrált áramkörök termikus karakterizációjára [6].

Munkám hosszú távú célja, hogy a vizsgált áramkör mellé integrálhatóvá tegyek egy szabványos interfészen keresztül kiolvasható hőmérsékletérzékelő áramkört, amelynek kimeneti jeltartománya megfelel a termikus tranziens teszter bemeneti jeltartományának, ezzel egy új termikus minősítési eljárást vezessek be a SoC áramkörök számára. A megfelelő minőségű bemenő jel előállításához szükség van egy nagy érzékenységű és nagy pontosságú hőmérő szenzorra, melynek megtervezése elsődleges feladatom volt, a dolgozatban nagyobb részében ezt a munkát fogom bemutatni.

Mixed Signal Boundary Scan

2000-ben megjelent IEEE 1149.4 szabvány, amelynek célja, hogy nyomtatott áramköri mérőkörnyezetet biztosítson egy adott, a nyomtatott áramkörre illesztett chipen történő analóg mérések elvégzéséhez. Ennek érdekében a nyomatatott áramkörnek és az IC-nek is dot4 kompatibilisnek kell lennie, ami egyrészt biztosít egy analóg meghajtó (AT1) és egy analóg érzékelő portot (AT2), másrészt ezen portok olyan analóg teszt buszokhoz csatlakoznak, amelyik elérik az IC analóg kivezetéseit, ezzel lehetőséget biztosítva a csomóponti feszültségek, ellenállás és kapacitás értékek meghatározására [7].



Ez a szabvány az iparban széleskörűen alkalmazott és bevált módszer integrált áramkörök digitális és analóg jeleinek vizsgálatára. A tesztkörnyezetben alkalmazott szabványos interfész alkalmas a tesztáramkörrel való kommunikációra. Az analóg porton keresztül a mixed signal áramkör analóg részegységei tesztelhetők a működés vizsgálatához szükséges gerjesztést rákapcsolva és az erre adott választ kiolvasva. Ezen porton keresztül lehetőség kínálkozik a dolgozatban bemutatott hőmérő szenzorral való kommunikációra. Az átvihető feszültség egészen a tápfeszültségig terjedhet, így a szenzor kimeneti jeltartományát ez határozza meg.

2. A szakirodalomban megtalálható hőmérsékletérzékelő áramkörök bemutatása

A cél egy olyan analóg szenzor áramkör tervezése, amely az Austria Microsystems 0.35µm-es integrált áramköri technológiáján megvalósítva képes olyan kimenti jelet szolgáltatni, amelyből egy kiolvasó és egy analóg-digitális átalakító áramkör segítségével meghatározható az érzékelő hőmérséklete tetszőleges időpontban.

A hagyományos mérési módszerek, mint a PTC (Positive Temperature Coefficient) és az NTC (Negative Temperature Coefficient) ellenállás hőmérő, valamint a Seebeck elem nagy méretük miatt nem valósíthatók meg integrált áramköri körülmények között.

A hőmérséklet mérésére az ad lehetőséget, hogy az áramköri elemek bizonyos paraméterei a hőmérséklettel együtt változnak. Ezen változó paraméterek felhasználásával állítható elő szenzor hőmérsékletfüggő kimenete, melyből megfelelő, hőmérséklettől független átalakítással, célszerűen egy matematikai művelettel megkapható a hőmérséklet. Tehát a feladat megoldásához szükséges egy olyan hőmérsékletfüggő karakterisztikát biztosítani, melynek minden pontja egyértelműen meghatározható adott tartományon. Ezen kimeneti ponthalmaz

egyik elemét adja eredményül az érzékelő és ebből a karakterisztikus egyenlet megoldásával kiszámítható a hőmérséklet.

Meg kell jegyezni, hogy az áramköri elemek, így például a dióda kézi számításoknál használt, szabályos exponenciális karakterisztikája csak közelítése a valóságosnak, ezért a lehetőségek ebből a szempontból korlátozottak. Léteznek egyenletek a másodlagos hatásokkal kiegészített karakterisztikák leírására, de ezek bonyolult matematikai apparátust igényelnek, így a hőmérséklet ilyen módon történő kiszámítása költséges, nehezen megvalósítható lenne.

Az ideális egy a hőmérséklettől lineárisan függő karakterisztika, mivel ekkor a kimeneti pontokra egy egyenest illesztve és annak egyenletét felírva könnyen visszaszámítható a hőmérséklet. A nehézséget a linearitás biztosítása jelenti, ahol nagy pontosság az elvárt, hiszen kicsi hullámosság is akár több °C-os eltérést jelenthet megfelelő termikus karakterizálás nélkül.

A tökéletes linearitás nem elérhető, de a közelítés is nagymértékben egyszerűsíti a karakterizálást, ezért a továbbiakban erre fogok törekedni. A vizsgált hőmérsékleti tartomány a specifikációnak megfelelően a katonai szabvány (-55...125 °C).

A tervezés során az eltérő hőmérsékletfüggésű áramköri elemeket úgy kell összehangolni, hogy azok épp a megfelelő mértékben hassanak a kimenetre és biztosítsák annak linearitását még szélsőséges körülmények között is, továbbá a technológia szórásból származó pontatlanságok és eltérések a lehető legkisebb mértékben befolyásolják a szenzor működését. Emellett figyelmet kell fordítani az áramkör zajérzékenységének, területének és fogyasztásának minimalizálására is. Utóbbi az áramfelvétel hatására bekövetkező disszipáció növekedés miatt kritikus egy hőmérséklet érzékelő szempontjából, ezért szükség lesz egy belső kapcsolóra, amely képes nullára csökkenteni az áramfelvételt, majd újra működésbe hozni a szenzort.

A tervezés első lépéseként irodalomkutatást végeztem, amely során megvizsgáltam a szakirodalomban található hőmérséklet érzékelő megoldásokat, majd átültettem őket a rendelkezésre álló AMS technológiára és szimulációs eredményeim alapján összehasonlítottam az egyes konstrukciókat.

Az összehasonlítás elsődleges szempontja a kimenet linearitása volt. A linearitás vizsgálatára a legkisebb négyzetek módszerét használtam fel a MATLAB Curve Fitting Tool alkalmazása segítségével, amely a karakterisztika pontjaira úgy illeszt egy egyenest, hogy az illesztett egyenes és a karakterisztika pontjai közötti négyzetes távolság a lehető legkisebb legyen. Az illesztés jóságát jellemző mértékegység az úgynevezett SSE (sum of squares due to errors), amely tulajdonképpen a kimeneti értékek teljes eltérését mutatja az illesztett egyenestől, n a karakterisztika pontjainak száma. [8]:

$$SSE = \sum_{i=1}^{n} \omega_i (y_i - \hat{y}_i)^2$$

A másik jellemző mértékegység az úgynevezett RMSE (root mean square error), ami tulajdonképpen az illesztés átlagos hibája:

$$RMSE = \sqrt{\frac{SSE}{v}}$$

Ahol v=n-m, m a kimeneti értékek alapján becsült illesztett koefficiensek száma.

Nem találtam szakirodalmi hivatkozást ellenállás hőmérőre, pedig hőmérsékletfüggése közismert, elvben nagyon egyszerűen konstruálható belőle lineáris karakterisztika, értéke a hőmérséklet növekedésével lineárisan változik, ezen az elven alapul a PTC és az NTC hőmérők működése:

$$R(T) = R(T_0) \cdot (1 + \alpha \cdot (T - T_0))$$

A technológiai könyvtár dokumentációja alapján azonban az ellenállás hőmérsékletfüggése a következő egyenlettel írható le:

$$R(T) = R(T_0) \cdot (1 + TCR1 \cdot (T - T_0) + TCR2 \cdot (T - T_0)^2)$$

Ahol TCR1 a lineáris, TCR2 a négyzetes hőmérsékleti koefficiens. Jól látható, hogy a hőmérsékletfüggés nem lineáris, ezért nem alkalmazható a szenzorban.

A szakirodalom alapján a legegyszerűbben létrehozható hőmérő szenzor egy dióda nyitófeszültségét használja fel. A diódára, vagyis a pn átmenetre eső feszültség a terhelő áram függvényében a következőképpen írható le [9]:

$$U = U_T \cdot \ln(\frac{I}{I_0(T)})$$
$$U_T = \frac{k \cdot T}{q}$$

Ahol I₀ a telítési áram és U_T a termikus feszültség.

A diódafeszültség hőmérsékletfüggése áramgenerátoros meghajtás esetén:

$$\frac{dU}{dT} = \frac{U - (4+m)U_T - E_g/q}{T}$$

Ahol U a munkaponti nyitófeszültség, E_g a tiltott sávszélesség, Szilícium dióda esetén 1.12 eV és m \simeq -3/2. Ezen egyenlet alapján a diódafeszültség hőmérsékleti koefficiense -1.5...-2 mV/°C között változik, amely már közelíti a lineáris karakterisztikát. Viszonyításképpen a nyitófeszültség hőmérsékletfüggése szilícium esetén, szobahőmérsékleten (298K), ha a nyitófeszültség 0.7V, U_T=26mV.

$$\frac{dU}{dT} = \frac{0.7 - (4 - 1.5) \cdot 0.026 - 1.12}{298} \frac{V}{K} = \frac{0.7 - 0.065 - 1.12}{298} \frac{V}{K} = -1.627 \frac{mV}{^{\circ}C}$$

Jól látható, hogy a számláló domináns összetevője a nyitófeszültség, illetve a tiltott sávszélesség és az elemi töltés hányadosa, a hőmérsékletfüggéshez a termikus feszültség nem járul hozzá szignifikánsan, így pozitív koefficiense ellenére az eredő meredekség negatív. A termikus feszültség értékei viszonyításképpen a tartományi határokon:

$$U_T(T = 218K = -55^{\circ}C) = 18.8mV$$

 $U_T(T = 398K = 125^{\circ}C) = 34.3mV$

A rendelkezésre álló technológia könyvtár nem tartalmaz dióda elemet, ezért a diódát bipoláris tranzisztorból kell létrehozni a kollektor és a bázis összekötésével. Bipoláris PNP tranzisztorból kettő fajta található a technológiai könyvtárban, a lateriális lat2 és a vertikális vert10 könyvtári elemek. Megjegyzendő, hogy a szakirodalmi leírásokban csak vertikális, szubsztrát tranzisztorokat használnak fel. Az AMS által biztosított speciális lateriális elem struktúrájában különleges, vertikális és lateriális részből épül fel. A vertikális szemben csak módosításokkal

írható le a SPICE által használt Gummel-Pool modellel, továbbá mismatch és zaj paraméterek nem érhetőek el hozzá, valamint a szimulációk során lateriális tranzisztorokból felépített bandgap áramkörök (lásd következő fejezet) a szakirodalomban olvasottaktól eltérően viselkedtek magas hőmérsékleten, ezért a továbbiakban vertikális tranzisztorokat fogok használni és a kapcsolási rajzok bipoláris tranzisztorai vert10 könyvtári elemeket jelölnek.

1. számú szenzorkonstrukció

Az első számú szenzorkonstrukció működésének fizikai hátterét az szolgáltatja, hogy a diódát áramgenerátorosan meghajtva a nyitófeszültsége a hőmérséklettel közel lineárisan változik. Az áramgenerátoros meghajtást a szimulációban ideális idc könyvtári elemmel valósítottam meg, a generátor áramát áramtükörrel juttattam a diódának kötött tranzisztorra.



4. ábra – 1. szenzorkonstrukció

A szimuláció alapján az áramkör kimenete -55...125°C tartományon és a kimenet hőmérséklet szerinti első deriváltja.



6. ábra - 1. szenzorkonstrukció kimenetére illesztett egyenes

 $SSE = 0.000228V = 228\mu V$

RMSE = 0.002157V = 2.157mV

Ez a legegyszerűbben létrehozható szenzorkonstrukció, fő előnye egyszerűsége és alacsony elemszáma, hátránya viszonylag nagy linearitási hibája és egy áramforrás szükségessége a működéséhez, utóbbi megvalósítása költséges és hibája tovább rontana a szenzor linearitásán. Fő hátránya a kimenet I₀ telítési áramtól származó jelentős szórása, amely cornerszimulációkkal jól szemléltethető.

A corner szimulációt a bipoláris tranzisztorok különböző modelljei szerint végeztem: biptm (typical mean), biphs (high speed & high beta), biphb (low speed & high beta), piblb(low speed & low beta).



7. ábra - 1. szenzorkonstrukció corner szimulációja

A modellek közti maximális eltérés magas hőmérsékleten eléri az 50mV-t.

2. számú szenzorkonstrukció

Fenti egyenlet alapján a pn átmenetre eső feszültség hőmérsékletfüggése a termikus feszültség és a telítési áram hőmérsékletfüggéséből származik. A termikus feszültség összetevői természeti állandók, míg utóbbi egy az átmenetre jellemző mennyiség, amely megfelelő kapcsolási konstrukció esetén kiejthető az egyenletből.

A módszer matematika logaritmikus azonosságokból következik, miszerint a szorzat logaritmusa megegyezik a szorzat tényezőinek, a logaritmusainak az összegével. Ezen azonosság segítségével az I₀ telítési áram tag kiejthető a hányados nevezőjéből a következő módon. Jelölje U₁ és U₂ két különböző nagyságú, 1:n arányú áramokkal meghajtott dióda feszültségeit. Ekkor a két feszültség különbsége:

$$\Delta U = U_1 - U_2 = U_T \left(\ln \left(\frac{l}{I_0} \right) - \ln \left(\frac{l}{nI_0} \right) \right) = U_T \ln(n) = \frac{k}{q} \ln(n)T$$

Jól látható, hogy az I₀ telítési áram kiesett az egyenletből és a pn átmenet hőmérsékletfüggése már csak a termikus feszültségből származik. Ahol T az abszolút hőmérséklet, az így létrejövő feszültség pedig úgynevezett PTAT (proportional to absolute temperature). Ebből következik, hogy a ΔU a 0V értéket -273°C-nál éri el.

A megvalósítás úgy lehetséges, hogy két különböző áramsűrűségű dióda feszültségeinek különbsége szolgáltatja a szenzor kimenetét. A különböző áramsűrűségek előállításra kettő lehetőség van, vagy a meghajtó áramokban, vagy a diódák területeinek arányában kell létrehozni különbséget. Előbbi könnyen biztosítható a tükrözési arányokkal. utóbbira azonban a technológia nem ad lehetőséget, de ugyanaz a hatás érhető el diódák párhuzamos kapcsolásával is [9]. Az I áram az n számú azonos diódán Kirchhoff csomóponti törvénye alapján n számú I/n arányú részre oszlik, így a diódák feszültsége fenti egyenlet alapján.

$$U_2 = U_T \cdot \ln\left(\frac{l}{nI_0}\right)$$

Az áramarányok és a diódák számának megválasztásával tetszőleges egész n érték beállítható.



8. ábra – eltérő áramsűrűségű diódák feszültségkülönbsége

$$U_{ki} = \Delta U = U_1 - U_2 = U_T \left(\ln\left(\frac{I}{I_0}\right) - \ln\left(\frac{I}{n \cdot mI_0}\right) \right) = U_T \ln(n \cdot m) = \frac{k}{q} \ln(n \cdot m)T$$

Ezzel sikerült növelni a linearitást, az áramkör mérete viszont nőtt és a kimenete differenciális lett. A szenzor kimenetének azonban ez nem felhasználható, földhöz képesti aszimmetrikus kimenetre van szükség.

A megoldást a ΔU feszültségkülönbség egy ellenálláson való árammá alakítása, majd az áram újbóli feszültséggé transzformálása jelenti egy újabb ellenállás segítségével. Ezzel kettő költséges ellenállás kerül a kapcsolásba, de a szakirodalomban sem találtam más megoldást a problémára.

A ΔU feszültségkülönbség közvetlenül nem köthető rá az ellenállásra, mivel ezzel egy újabb áramút alakulna ki és nem lehetne biztosítani a diódák megfelelő gerjesztését. Ezért más módon kell biztosítani, hogy ΔU feszültségkülönbség az ellenállásra jusson. A megoldást az úgynevezett Widlar féle áramforrás jelenti [10]:



9. ábra – Widlar féle áramforrás

$$U_{BE1} = U_{BE2} + I_{out} \cdot R$$
$$I_{out} \cdot R = U_T \left(\ln \left(\frac{I_{in}}{I_{01}} \right) - \ln \left(\frac{I_{out}}{I_{02}} \right) \right) = U_T \ln \left(\frac{I_{in}}{I_{out}} \cdot \frac{I_{02}}{I_{01}} \right)$$

Az R ellenálláson létrejövő feszültség pontosan a két bipoláris tranzisztor U_{BE} feszültségeinek különbsége. A szenzorkonstrukció esetén az áramok és a telítési áramok aránya fix, jelölje a szorzatot n, ekkor a létrejövő áram:

$$I = \frac{U_T \ln(n)}{R} = \frac{\frac{k}{q} \ln(n)T}{R}$$

Ahol T az abszolút hőmérséklet, az így létrejövő áram pedig úgynevezett PTAT (proportional to absolute temperature). Ebből következik, hogy az I_{PTAT} áram a nulla értéket -273°C-nál éri el.

Ezzel a kapcsoláskonstrukcióval az ellenálláson és az egyik diódán I_{PTAT} áram folyik, viszont az előző konstrukcióban a meghajtó áramot még egy külső hőmérsékletfüggetlen forrás szolgáltatta és áramtükör biztosította a meghajtó áramok megfelelő arányát. A külső forrás ezúttal elhagyható az áramkörből, helyette mindkét ágban a ΔU feszültségkülönbség által az R ellenálláson létrehozott I_{PTAT} áram fog folyni. Ennek biztosítására szükség van egy áramtükörre, amely az I_{PTAT} áramot áttükrözi az áramkör másik ágába is. Azonban az így létrejövő konstrukciónak nem alakul ki stabil munkapontja, mivel a hőmérséklet növekedésével nő az áram nagysága, ami a tükör miatt növeli a másik ág áramát is, ez viszont növeli U₁ értékét, ami tovább növeli ΔU -t. Így az áramkör instabillá válik pozitív visszacsatolás miatt.

A kapcsolás blokkvázlat szerint a következőképpen néz ki [10]:



A karakterisztikus egyenleteket grafikusan ábrázolva a következő az eredmény:



11. ábra – selfbias munkapont

A grafikon alapján stabil munkapont létrehozható, csak a visszacsatolást negatívvá kell tenni. Ezt úgy lehet elérni, hogy I_{ki} növekedésének hatására I_{be} áramnak csökkenni kell, és viszont, ily módon az áramkör mindig a stabil munkapontban marad. Az elvet a szakirodalom selfbiasing-nak nevezi. Megvalósításához még egy áramtükröt kell elhelyezni az áramkörbe, ami a bemeneti áramot a kimenetre tükrözi. Ezzel egy önbeálló áramreferencia jön létre.

A grafikonon látszik, hogy két stabil munkapont is kialakulhat, ezért indítóáramkör tervezésére is szükség lehet.

A diódafeszültségek különbségének pont az ellenállásra kell esnie ahhoz, hogy az áram egyenesen arányos legyen a termikus feszültséggel:

$$U_1 = \Delta U + U_2$$

Ezért pMOS tranzisztorok helyett a második tükröt nMOS tranzisztorokból kell létrehozni, mivel pMOS esetén nehéz lenne biztosítani a két U_{GD} feszültség egyenlőségét.

A technológián két ellenállástípus áll rendelkezésre, rpoly2 és rpolyh. Hőmérsékleti koefficiensük ellentétes, ahogy az alábbi ábra is mutatja. Rpolyh négyzetes ellenállásának tipikus értéke $1.2k\Omega/\Box$, míg az rpoly2-é $50\Omega/\Box$. A minimális szélesség mindkét esetben 2µm.

A technológiai dokumentáció rpoly2-t precíziós, míg rpolyh-t nagy ellenállások megvalósítása esetén javasolja. Rpoly2 (zöld) és rpolyh (piros) ellenállásokon folyó áram feszültséggenerátoros meghajtás esetén -55...125°C tartományon:



Az ellenállás egyenlőre rpoly2 elemet jelöl, mivel a területfoglalási szempontokat itt még nem vettem figyelembe és pozitív hőmérsékleti koefficiense jobban igazodik a hagyományos ellenállásokéhoz. Az ezután következő ábrákon a pMOS tranzisztor pmos4, az nMOS nmos4 könyvtári elemet jelöl.



13. ábra – 2. konstrukció

Ekkor felírható [10]:

$$U_1 + U_{GS1} = U_{GS2} + \Delta U + U_2$$

Megfelelően beállított munkapont esetén UGS1=UGS2. Ekkor a kimeneti áram:

$$I_{ki} = \frac{U_T \ln(n)}{R} = \frac{\frac{k}{q} \ln(n)T}{R}$$

Látszik, hogy az ellenállás hőmérsékletfüggése elrontja az I_{PTAT} linearitását. Viszont az áramot kitükrözve és egy újabb azonos típusú ellenállással feszültséggé alakítva az ellenállás hőmérsékletfüggése kiesik az egyenletből és az ellenállás segítségével a kimeneti feszültség is növelhető:

$$U_{ki} = \frac{\frac{k}{q}\ln(n)T}{R} \cdot aR = a\frac{k}{q}\ln(n)T$$

Ha nő az I_{be} áram, akkor az alsó tükör miatt I_{ki} áram is megnő, viszont ezzel együtt nő az R ellenállásra eső feszültség, ami csökkenti U₂ EB feszültséget, ami csökkenti I_{ki} áramot, amely a felső tükör miatt visszatükröződik a bemenetre. Ha I_{be} csökken, akkor I_{ki} is csökken, csökken ΔU és nő U₂, ami növeli I_{ki}-t, ami a felső tükör miatt növeli I_{be}-t. Tehát teljesül a self-biasing elv [10]. A szimuláció alapján az áramkör kimenete -55...125°C tartományon és a kimenet hőmérséklet szerinti első deriváltja.





15. ábra-2. konstrukció kimenetére illesztett egyenes

$$SSE = 2.566 nV$$

 $RMSE = 7.236 \mu V$

A szenzor kimeneti linearitása kettő nagyságrenddel nőtt és sikerült kiküszöbölni a külső áramforrást, viszont nőtt a szükséges áramköri elemek száma és két költséges ellenállást is be kellett iktatni a kapcsolásba. További probléma az indítóáramkör szükségessége, illetve, hogy a kimenet 0 értéke nem a hőmérsékleti tartomány alsó pontján van.

Fő előnye, hogy a kimenet független a bipoláris tranzisztor szaturációs áram paraméterétől, így a corner szimulációban alacsony eltérést várok. A corner szimulációt a bipoláris tranzisztorok különböző modelljei szerint végeztem:biptm (typical mean), biphs (high speed & high beta), biphb (low speed & high beta), piblb(low speed & low beta).

A várakozásoknak megfelelően a modellek közötti eltérés minimális, legrosszabb esetben is csak 0.5mV nagyságrendű.



3. számú szenzorkonstrukció

A 2. számú konstrukció tekinthető egy tápfeszültség-független áramforrásnak, amelynek a kimeneti árama a forrás hőmérsékletfüggése miatt használható szenzornak. A tápfeszültség független áramforrás jelleg nem a bipoláris tranzisztorokból, hanem a két áramtükörből és az ellenállásból származik.

Ezért a feladat átfogalmazható úgy is, hogy egy olyan áramforrást kell tervezni, amelynek a kimenete a hőmérséklettel lineárisan változik. Egy ilyen áramforrás létrehozható a következő módon [9]:



17. ábra – 3. konstrukció

A kapcsolás ugyanazon a selfbiased elven működik, mint az előző konstrukció. Az ellenállásra egyrészt a kimeneti áram beállítása, másrészt a stabil munkapont létrehozása miatt van szükség. Az alsó áramtükör jobb oldali tranzisztorának W/L arányát nagyobbra kell választani a bal oldalinál, ezáltal biztosítva az ellenállásra jutó ΔU feszültséget.

Az ellenállás nélkül a két ág áramának egyetlen közös értéke lenne 0-ban, ezzel a kapcsolás egyetlen munkapontjában nem folyna áram. Az ellenállás beiktatásával azonban a nagyobb W/L arány miatt kezdetben meredekebben felfutó I_{ki} az ellenállás hatására lassabban fog nőni, mint I_{be} és az áramkörnek kialakul még egy stabil munkapontja.

A kapcsolás tervezésénél a pontos áramarányok biztosítása miatt szimmetriára kell törekedni. Ezért az áramtükrök U_{DS} feszültségeit egyenlő nagyságúra kell választani. Az alsó tükör tranzisztorainak U_{GS} feszültségei az ellenállás miatt eltérő nagyságúak lesznek. A kisebb U_{GS} feszültség kompenzálására a jobb oldali tranzisztor W/L arányát nagyobbra kell választani, jelölje ezt K. Figyelembe kell venni a küszöbfeszültségek különbségét is, amely a bulk-hatás miatt jelentkezik. A MOS tranzisztor négyzetes karakterisztikája:

$$I_{D} = \frac{W}{L} \frac{\mu_{n} C_{ox}}{2} (U_{GS} - V_{th})^{2}$$

$$I_{be} = I_{ki}$$

$$\frac{W}{L} \frac{\mu_{n} C_{ox}}{2} (U_{GS1} - V_{th1})^{2} = K \frac{W}{L} \frac{\mu_{n} C_{ox}}{2} (U_{GS2} - V_{th2})^{2}$$

$$K = \frac{(U_{GS1} - V_{th1})^{2}}{(U_{GS2} - V_{th2})^{2}}$$

A kapcsolásra felírható [9]:

$$U_{GS1} = U_{GS2} + \Delta U$$

Ezúttal elhanyagolva a bulk-hatást (V_{th1}=V_{th2}=V_{th}):

$$\sqrt{\frac{2I_{be}}{\mu_n \cdot C_{ox} \cdot \frac{W}{L}}} + V_{th} = \sqrt{\frac{2I_{be}}{\mu_n \cdot C_{ox} \cdot K \cdot \frac{W}{L}}} + V_{th} + R \cdot I_{ki}$$

A kimenti áramra rendezve:

$$I_{ki} = \frac{2}{\mu_n \cdot C_{ox} \cdot \frac{W}{L}} \cdot \frac{1}{R^2} \cdot (1 - \frac{1}{\sqrt{K}})^2$$

Ebből ΔU kimeneti feszültség:

$$\Delta U = \frac{2}{\mu_n \cdot C_{ox} \cdot \frac{W}{L}} \cdot \frac{1}{R} \cdot (1 - \frac{1}{\sqrt{K}})^2$$

A kimeneti feszültség hőmérsékletfüggő paraméterei a mozgékonyság és az ellenállás, a két hatás hőmérsékleti koefficiense ellentétes, ezért gyengítik egymást.

A szimuláció alapján az áramkör kimenete -55...125°C tartományon és a kimenet hőmérséklet szerinti első deriváltja.



Az illesztett ideális egyenes.



19. ábra – 3- konstrukció kimenetére illesztett egyenes

$SSE = 2.513 \mu V$ RMSE = 0.002265V = 2.265mV

Bár a kimenet linearitása romlott, viszont a kapcsolás kimeneti feszültsége már nem differenciális, hanem közvetlenül kivezethető. Indító áramkörre itt is szükség van az előző konstrukcióhoz hasonlóan. A kapcsolás tartalmaz egy ellenállást, melynek hőmérsékletfüggése ront a linearitáson, másrészt sok helyet foglal. Továbbá az előző két konstrukcióhoz képest a szenzor érzékenysége is minimális. Fő hátránya a kimenet függése a MOS tranzisztorok mozgékonyságától, oxidkapacitásától, csatornaszélességétől és csatornahosszától, az általuk okozott jelentős szórás corner-szimulációkkal megmutatható.

4. számú szenzorkonstrukció

Az előző konstrukciók közül az eddigi legígéretesebb második variáció, melynek fő hátránya a nagy helyigény, amely bipoláris tranzisztorok és ellenállások használatából származik, megjegyzendő, hogy a napjainkban használt hőmérő szenzorok alapját is ez a kapcsolás képezi. Azonban egyre nagyobb igény mutatkozik egy kisebb helyet foglaló, csak MOS tranzisztorokból álló szenzor kidolgozására. Több koncepció született, a következőkben ezek közül mutatom be egyet [11].

A MOS tranzisztor drain árama szaturációs tartományban:

$$I_D = \frac{W}{L} \frac{\mu_n C_{ox}}{2} (U_{GS} - V_{th})^2$$

Hőmérsékletfüggése két paraméterből származik:

$$\frac{\Delta V th}{\Delta T} = -1.5 \dots - 4 \ mV/^{\circ}C$$
$$\frac{1}{\mu}\frac{d\mu}{dT} = -0.003 \dots - 0.006/^{\circ}C$$

A két hatás egymással ellentétes, közülük előbbi a jelentősebb, amit tovább növel a négyzetre emelés. Ezért a MOS tranzisztor U_{GS} feszültsége áramgenerátoros meghajtás esetén a hőmérséklet növekedésével csökken. A hőmérsékletfüggés nemlineáris, így a szaturációs tartományban üzemelő MOS tranzisztor nem használható fel hőmérséklet mérésére.

A küszöb alatti tartományban, gyenge inverzióban viszont a MOS tranzisztor drain árama a bipoláriséhoz hasonló exponenciális karakterisztikát mutat [10]:

$$I_D = \frac{W}{L} q X D_n n_{po} e^{\frac{\psi_s}{U_T}} (1 - e^{-\frac{U_{DS}}{U_T}})$$

Ahol X annak a régiónak a vastagsága, ahol a drain áram folyik, D_n az elektronokra vonatkozó diffúziós konstans, n_{po} a szubsztrátban lévő elektronok egyensúlyi koncentrációja és ψ_s a felületi potenciál. A [11] alapján ezen áram hőmérsékletfüggése lineáris.



20. ábra – gyenge inverzió biztosítása

Elvégezve a parametrikus szimulációt U_{DS} négy értékére 40 és 70mV között U_{szat} =79mV esetén:



21. ábra – a drain áram hőmérsékletfüggése gyenge inverzióban

A 60mV-os gyenge inverzió esetén az ábra alapján a kimenet közel lineáris.

Egy MOS tranzisztor gyenge inverzióban való tartásához nagy W/L arányra és alacsony meghajtó áramra van szükség, vagyis a szaturációs feszültségnek minimálisan (néhányszor 10mV nagyságrend) meg kell haladnia az U_{DS} feszültség értékét.

$$U_{szat} \simeq U_{GS} - V_{th} > U_{DS}$$

Fenti egyenletet széles hőmérsékleti tartományon kell biztosítani úgy, hogy közben U_{GS} és V_{th} értéke fokozatosan csökken, míg U_{szat} nő. Ezért egy olyan feszültségforrásra van szükség, ami U_{szat} arányának megfelelően csökken, ezzel folyamatosan biztosítva a gyenge inverziót. U_{GS} és V_{th} közül utóbbi csökkenése jelentősebb, szimulációm alapján körülbelül négyszerese az U_{GS} feszültség csökkenésének, ezért elegendő egy a V_{th} arányában csökkenő feszültségforrás használata. Erre alkalmas az úgynevezett küszöbfeszültség referencia cella.



22. ábra – küszöbfeszültség referencia áramkör

Jelölje X_{pq} tetszőleges p és q sorszámú MOS tranzisztorok W/L arányainak négyzetgyökét (T1, T2, T3, T4, T5):

$$X_{pq} = \sqrt{\frac{W_p/L_p}{W_q/L_q}}$$

Ekkor felírható [11]:

$$V_C = V_{th} \left(1 + \frac{X_{25}}{X_{25} - X_{13} - X_{14}}\right)$$
$$V_D = V_{th} \left(1 + \frac{X_{13}}{X_{25} - X_{13} - X_{14}}\right)$$



23. ábra – 4. konstrukció

V_D feszültséggel T6-ot meghajtva a következő egyenlet adódik:

$$I_{ki} = \frac{W}{L} \frac{\mu_n C_{ox}}{2} (U_D - V_{th})^2$$
$$I_{ki} = \frac{W}{L} \frac{\mu_n C_{ox}}{2} \left(V_{th} + V_{th} \frac{X_{13}}{X_{25} - X_{13} - X_{14}} \right) - V_{th} \right)^2$$
$$I_{ki} = \frac{W}{L} \frac{\mu_n C_{ox}}{2} V_{th}^2 \left(\frac{X_{13}}{X_{25} - X_{13} - X_{14}} \right)^2$$

Ahol W/L a T₆ tranzisztor paramétereit jelöli, a zárójelben lévő tag pedig hőmérsékletfüggetlen konstans. Jól látható, hogy a négyzetes karakterisztikával ellentétben ebben az esetben a mozgékonyság és a küszöbfeszültség hőmérsékletfüggése erősíti egymást, így jelentős érzékenység várható ettől a konstrukciótól.



A T_6 tranzisztor U_{GS} és U_{DS} feszültsége látható a következő ábrán a hőmérséklet függvényében.

Eközben Vth a -55°C-on szimulált 626mV-ról 428mV-ra csökken, míg a U_{szat} közel állandó marad a 79 mV érték körül. Ezért T₆ mindig gyenge inverziós tartományban van.

Az ellenállás hiánya viszont hátrány abból a szempontból, hogy a MOS dióda nem képes lineáris áram-feszültség átalakításra. Viszont kimeneti áram egy pMOS tranzisztorkból felépített tükörrel rávezethető egy ellenállásra, amely rpolyh és rpoly2 könyvtári elemek megfelelő arányú kombinálásával közel hőmérsékletfüggetlenné tehető. Így a kimenti feszültség:

$$U_{ki} = \frac{W}{L} \frac{\mu_n C_{ox}}{2} V_{th}^2 (\frac{X_{13}}{X_{25} - X_{13} - X_{14}})^2 \cdot R$$

A szimuláció alapján az áramkör kimenete -55...125°C tartományon és a kimenet hőmérséklet szerinti első deriváltja.



Az illesztett ideális egyenes



26. ábra - 4. konstrukció kimenetére illesztett egyenes

SSE = 0.4539VRMSE = 0.09624V

A kapcsolás előnye az előző konstrukciókkal szemben, hogy egyetlen ellenálláson kívül csak MOS tranzisztorokból épül fel, ami kiküszöbölhető áram-frekvencia konverter alkalmazásával. A kimenet linearitása viszont romlott, indító áramkör szükséges és a kimenet szórását jelentősen növeli a MOS tranzisztorok mozgékonyságától, oxidkapacitásától, csatornaszélességétől és csatornahosszától való függése, az általuk okozott jelentős szórás corner-szimulációkkal megmutatható.

Összehasonlítás

Az egyes konstrukciók SSE és RMSE adatait a következő táblázat tartalmazza, a negyedik sorban a százalékos hiba a teljes kimeneti tartományhoz viszonyítva.

Konstrukció	1	2	3	4
SSE(µV)	228	0.002566	2.513	453900
RMSE(mV)	2.157	0.007236	2.265	96.24
SSE/⊿U(%)	0.068%	0.0000077%	0.00314%	30.26%

A táblázat alapján második konstrukció linearitásnak a legnagyobb a jósága, így ezt választottam a tervezés alapjául.

A kimeneti feszültség tehát:

$$U_{ki} = U_1 - U_2 = U_T \left(\ln \left(\frac{I}{I_0} \right) - \ln \left(\frac{I}{nI_0} \right) \right) = U_T \ln(n \cdot m) = \frac{k}{q} \ln(n)T$$

A kimenet linearitásának fő oka, hogy a bipoláris tranzisztor ezen modellje szerinti egyetlen hőmérsékletfüggő I₀ telítési áram paraméterétől független a kapcsolási konstrukciónak köszönhetően, így csakis természeti állandók vannak rá hatással. Arányos az abszolút hőmérséklettel, vagyis a nulla V értéket -273°C -nál veszi fel. Ez azért hátrányos, mert a vizsgált hőmérsékleti tartomány alsó -55°C-os értékének nem fog nulla értékkel rendelkezni. Az ideális viszont az lenne, ha a kimenet a földtől tápfeszültségig kivezérelhető lenne. Ezért a kimenet nulla pontját -55°C-ra kell eltolni. Ez megvalósítható az I_{PTAT} áramból egy konstans, hőmérsékletfüggetlen áram kivonásával és az így kapott áram feszültséggé alakításával. Ehhez szükség van egy hőmérsékletfüggetlen áramreferenciára.

3. A band-gap referencia

A hőmérsékletfüggetlen áramreferencia létrehozását megnehezíti, hogy az áramköri paraméterek, ha minimális is, de mind hőmérsékletfüggőek. Ezért a hőmérsékleti változásokat kell úgy összehangolni, hogy azok kiegyenlítsék egymást. A szakirodalom alapján a hőmérsékletfüggetlen áramreferenciákat hőmérsékletfüggetlen feszültségreferenciákból hozzák létre [10]. A hőmérsékletfüggetlen feszültségreferenciát band-gap referenciának nevezik, mivel az azt létrehozó áramkör kimeneti értéke közeli a szilícium 1.205V-os tiltott sávszélesség feszültségéhez. A szakirodalomban a band-gap referenciákat az előző fejezetben bemutatott PTAT és CTAT hatások összegeként hozzák létre [10].

A technológia nem ad lehetőséget a bipoláris tranzisztorok paramétereinek befolyásolására, ezért a megfelelő arány beállítása csakis a PTAT hatással lehetséges. A következőkben újra elemzem a CTAT és PTAT hatást, ezúttal kissé eltérő szempontból.

A CTAT hatás, vagyis a pn átmenetre eső feszültség hőmérsékletfüggése áramgenerátoros meghajtás esetén:

$$U = \frac{k \cdot T}{q} \cdot \ln(\frac{I}{I_0(T)})$$

A hőmérsékletfüggés két összetevője a lineárisan változó termikus feszültség és a közel exponenciálisan változó I_0 telítési áram, utóbbi hatása a dominánsabb. Az exponenciális változás természetes alapú logaritmusa miatt a hőmérsékletfüggés közel lineáris. A deriválton jól látható, hogy a meredekség közel sem állandó, folyamatosan csökken (lásd 4. ábra). A meredekség nagyságrendekkel nagyobb a PTAT hatásnál.

A PTAT hatás, vagyis két eltérő áramsűrűségű pn átmenet feszültségeinek különbsége:

$$\Delta U = U_1 - U_2 = U_T \left(\ln \left(\frac{I}{I_0} \right) - \ln \left(\frac{I}{nI_0} \right) \right) = U_T \ln(n) = \frac{k}{q} \ln(n)T$$

A pn átmenet hőmérsékletfüggésének domináns összetevőjét I₀ telítési áram adja, ami kiesik az egyenletből, így a meredekség kisebb lesz a CTAT hatásnál.

A PTAT és a CTAT hatások ellentétes előjelű hőmérsékleti koefficiensekkel rendelkeznek, így összegük gyengíti, megfelelő súlyozás esetén kompenzálja egymást. A CTAT dominanciája miatt a PTAT hatást kell felszorozni.

$$U_{BG} = U_{EB} + x \cdot V_T \cdot \ln(n)$$

Az x megfelelő választásával bandgap referencia hozható létre, a tökéletes kompenzálás nem lehetséges, a referencia minimális hőmérsékletfüggéssel mindenképpen rendelkezni fog, továbbá mivel mind a PTAT, mind a CTAT hatás hőmérsékletfüggése folyamatosan, egymástól eltérő arányban változik a hőmérséklettel, ezért egy megfelelően beállított, közel hőmérsékletfüggetlen, szűk tartományon kívül nem lehetséges egyetlen konstans szorzóval a széles tartományon zéró hőmérsékleti együtthatót biztosítani a referencia feszültségnek.

A két hatás hőmérsékleti koefficiense között három nagyságrend különbség van, ezért a diódafeszültség-különbség hőmérsékletváltozása gyakorlatilag elhanyagolható a diódafeszültségéhez képest az utóbbi esetében használt 0.3mV széles skálán, ahol a diódafeszültség továbbra is monoton csökkenést mutat.

Megfelelő x választása esetén tehát a két hatás hőmérséklet szerinti első deriváltjainak metszeniük kell egymást, így létrejön egy közel hőmérsékletfüggetlen tartomány. Ezen tarmonyán előtt a CTAT hatás még nem elég nagy, hogy elnyomja a PTAT hatást, ezért a referencia feszültség növekvő lesz. A tartomány felett viszont már a CTAT dominál, ezért referencia feszültség itt már csökkenést fog mutatni [9].

Tehát a hőmérséklet szerinti első deriváltak:

$$\frac{\partial U_{EB}}{\partial T} \simeq -1.75 \frac{mV}{\circ C}$$
$$\frac{\partial \Delta U_{EB}}{\partial T} = \frac{k}{q} l n(n) = \frac{\partial V_T}{\partial T} \cdot \ln(n)$$

Szimulációs eredmények alapján:

$$\frac{\partial V_T}{\partial T} \simeq 0.086 \frac{mV}{\circ C}$$
$$\frac{\partial U_{BG}}{\partial T} = 0 = \frac{\partial U_{EB}}{\partial T} + \frac{\partial V_T}{\partial T} \cdot x \cdot \ln(n)$$
$$\frac{\partial U_{EB}}{\partial T} = -\frac{\partial V_T}{\partial T} \cdot x \cdot \ln(n)$$
$$x = \frac{1.75}{0.086 \cdot \ln(n)} = \frac{20.348}{\ln(n)}$$

A szakirodalom a súlyozott összeadás megvalósítására kettő fő konstrukciót találtam [10].

1. számú band-gap referencia konstrukció

Az első kapcsolás tartalmazza a választott szenzorkonstrukciót, emiatt megvalósítása szerencsés lenne helyfoglalás szempontjából.



27. ábra - 1. band-gap referencia konstrukció

A szenzor által létrehozott IPTAT áramot egy sorba kötött ellenállásra és diódára vezetve:

$$I_{PTAT} = \frac{U_T \ln(n)}{R}$$
$$U_{BG} = U_{EB} + x \cdot R \cdot I_{PTAT} = U_{EB} + x \cdot R \cdot \frac{U_T \ln(n)}{R} = U_{EB} + x \cdot U_T \ln(n)$$

Kérdéses még a pn átmenet hőmérsékletfüggése I_{PTAT} árammal való meghajtás esetén, ugyanis az előző fejezetben a függés bemutatásánál hőmérsékletfüggetlen meghajtó áramot feltételeztem. Ebben az esetben is levezethető az U_{EB} feszültség hőmérsékletfüggése [9]:

$$\frac{\partial U_{EB}}{\partial T} = \frac{U_{EB} - (3+m)U_T - E_g/q}{T}$$

Egyedül a zárójeles tagban van különbség, ott 3 helyett 4 a konstans. Az x meghatározásánál az előző pontban már ezt a hőmérsékletfüggést használtam fel.

Ez a konstrukció a band-gap referencia legegyszerűbb megvalósítási módja. Már tartalmazza a hőmérő szenzort és egy áramtükör, bipoláris tranzisztor és ellenállás hozzáadásával

létrehozható a referencia feszültség, így nem igényel nagy tervezési időt. Hátránya, hogy bár felhasználja a szenzort, de a referenciát egy külön áramköri részegységben hozza létre, másrészt a plusz bipoláris tranzisztor hozzáadásával eggyel kevesebb tranzisztor jut a szenzorba bizonyos layout tervezési megfontolások miatt (lásd következő fejezet). Továbbá a szenzor megfelelő működéséhez szükséges, hogy az alsó áramtükör tranzisztorainak U_{GS} feszültségei megegyezzenek, ez azonban jelen konstrukcióval nem biztosítható tökéletesen, pláne széles hőmérsékleti határok között. Ezért célszerű lenne egy műveleti erősítőt használni erre a célra. Emellett, a jelenlegi konstrukcióban x súlyozási arányt teljes mértékben ellenállások arányával kell beállítani, ami költséges, különösen 10-es nagyságrendű x esetén.

2. számú band-gap referencia konstrukció

Az előző pontban már említettem, hogy a szenzor megfelelő működéséhez célszerű lenne műveleti erősítőt alkalmazni. Ez a fő különbség a most bemutatott konstrukció és az előző között [12].



28. ábra - 2. band-gap referencia konstrukció

Ebben a konstrukcióban a szisztematikus offszet minimalizálásával biztosítható a szenzor megfelelő működése, így $\Delta U=U_{EB1}-U_{EB2}$ feszültségkülönbség az R_p ellenálláson képződik le. Mivel a műveleti erősítő kimenetén a band-gap referencia feszültség, bemenetein pedig az offszet minimalizálásával közel egyenlő feszültség jelenik meg, így R₁ és R₂ ellenállások megválasztásával biztosítható a szenzor megfelelő arányú áramokkal való meghajtása [10].

$$U_{R} = \frac{R}{R_{p}} \cdot (\Delta U + U_{offszet})$$

$$U_{Rp} = \Delta U + U_{offszet}$$

$$U_{BG} = U_{EB2} + U_{Rp} + U_{R}$$

$$U_{BG} = U_{EB2} + (V_{T} \cdot \ln(n) + U_{offszet}) \cdot (1 + \frac{R}{R_{p}})$$

$$U_{BG} = U_{EB2} + (V_{T} \cdot \ln(n) + U_{offszet}) \cdot x$$

$$x = 1 + \frac{R}{R_{p}}$$

Az áramkör előnye tehát az előző konstrukcióval szemben, hogy a referenciai feszültséget és az I_{PTAT} áramot is ugyanazok a bipoláris tranzisztorok hozzák létre. Emellett az erősítő

offszetjének minimalizálásával biztosítható, hogy ΔU feszültségkülönbség az R_p ellenálláson jöjjön létre. Továbbá x beállításához az ellenállások arányán kívül egy konstans is hozzájárul. Hátránya, hogy az áramarány beállításához kettő ellenállásra van szükség, illetve az I_{PTAT} áram nem kivezethető a kapcsolásból. Emellett az erősítőnek szüksége van egy külső referencia áramforrásra. Továbbá az erősítő beiktatásával a tervezés is bonyolultabbá vált, offszetje pedig x-szel felszorozva jelenik meg a kimeneten.

A második számú konstrukciót választottam a megvalósításra, mivel ekkor teljesül pontosabban a következő egyenlet, ami biztosítja a nagyobb linearitást:

$$I_{PTAT} = \frac{U_T \ln(n)}{R}$$

A második konstrukció egyik problémája, hogy az I_{PTAT} áram közvetlenül nem kivezethető a kapcsolásból, megoldható egy áramtükrön keresztül történő visszacsatolással [13].



29. ábra - 2. számú band-gap referencia konstrukció módosítása

A választott konstrukció kimenete tehát:

$$U_{BG} = U_{EB} + (V_T \cdot \ln(n) + U_{offszet}) \cdot (1 + \frac{R}{R_p})$$

Ideális esetben, $U_{offszet} = 0$ esetén:

$$x = \frac{20.348}{\ln(n)} = 1 + \frac{R}{R_p}$$

A következő grafikon az x-et ábrázolja n függvényében. Az n a tükrözési arányokkal és a bipoláris tranzisztorok számával állítható be (lásd előző fejezet). Célszerű az x-et minél alacsonyabbra választani, mivel értéke ellenállások arányától függ, amely az áramkör legköltségesebb eleme.



Jól látható, hogy a görbe negatív meredeksége fokozatosan csökken, ezért egy határon túl már nem érdemes csökkenteni x értékét. Emellett layout tervezési szempontokat is figyelembe kell venni, ugyanis a bipoláris tranzisztorokat hasonló környezetbe célszerű elhelyezni. Ez a legegyszerűbben szabályos négyzet alakzattal biztosítható.

A szakirodalomban az n=8 választás a jellemző egyenlő nagyságú áramok mellett. Fenti grafikonon is látszik, hogy ezután már nem várható jelentős csökkenés és a kilenc tranzisztor jól elrendezhető 3x3-as négyzet alakzatban. Továbbá történelmi okai is vannak ennek a választásnak, ugyanis az első band-gap referenciákban az eltérő áramsűrűséget eltérő emitter területekkel érték el, vagyis a bázis diffúzió területén négy, illetve nyolc emitter diffúziót hajtottak végre négyzet, illetve téglalap felosztásban [12].

A bipoláris tranzisztorok négyzet alakú elrendezései közül tehát a 2x2-es és 3x3-as jöhet szóba, előbbi 3:1, utóbbi 1:1 áramarányok mellett. A döntő szempontok a területfoglalás, illetve a tervezés egyszerűsége. A vert10 elem mérete $17x17(\mu m)^2$. Az ellenállások aránya kulcsfontosságú, mivel a súlyozott összeadás x arányát ez állítja be. Ezért kedvezőbb az a lehetőség, hogy x csak a bipoláris tranzisztorok arányától függ, ugyanis így független R₂ ellenállástól és annak szórásától. A technológia szórás kevésbé befolyásolja az R/R_p hányados nagyságát, mint az egyes ellenállások értékét, így az ellenállások szórása nem befolyásolja jelentősen a referenciát. Így az n=8 és 1:1 áramarány esetén:

x = 9.786

Azonban a szisztematikus offszet értéke nem nulla és hőmérsékletfüggése is van, ráadásul ezek értéke egy nagyságrenddel nő az x miatt. Az erősítő megfelelő paraméterezésével a szisztematikus ofszet lecsökkenthető μV nagyságrendre. A szimulációk alapján az ofszet hőmérsékleti koefficiense:

$$\frac{\partial U_{offset}}{\partial T} \simeq 30 \frac{nV}{^{\circ}C}$$

$$\frac{\partial U_{EB}}{\partial T} = -\frac{\partial V_T}{\partial T} \cdot x \cdot \ln(n) + x \cdot \frac{\partial U_{offset}}{\partial T}$$
$$x = \frac{1.75}{0.086 \cdot \ln(n) - 0.00003}$$

Az n=8 esetben x értékére 9.787 körüli érték adódik, a változás nem szignifikáns az előző számításokhoz képest minimális ofszet esetén. A következő szimuláció célja, hogy megadja a felhasznált technológiai könyvtár esetén létrehozható band-gap referenciafeszültség minimális hibáját. Ezt úgy fogom kivitelezni, hogy a bipoláris tranzisztorokon kívül csak ideális áramköri elemeket használok. Az ellenállás ideális ellenállást, vagyis res könyvtári elemet jelöl, az erősítőt feszültségvezérelt feszültségforrással (vcvs, egain=1M), az áramtükröt feszültségvezérelt áramforrással (vccs, ggain=22,25µ) valósítottam meg. Ily módon a referencia hibája csakis a bipoláris tranzisztorokból származik, egyéb hőmérsékletfüggések nem járulnak hozzá.



31. ábra – ideális band-gap referencia kapcsolás

A band-gap feszültség -55...125°C tartományon, a fenti számításoknak megfelelő x=9.8 esetén:



Ez a technológiai korlát, a továbbiakban ezt igyekszem megvalósítani. Az ofszet értéke minimális, 1µV nagyságrendű, a teljes hőmérsékleti tartományon 0.6µV a változás. A referencia feszültség előállítása a kimenti egyenlet alapján:



33. ábra – a referencia előállítása a kimenti egyenlet alpaján

Az eltérés a felhasznált diódamodell pontatlanságából származik. Adott tehát a megvalósítandó kapcsolás, a bipoláris tranzisztorok száma és aránya, az ellenállások aránya. A következő lépés az erősítő áramkör és az áramtükör megtervezése.

4. Az erősítő

Az erősítő áramkör feladata, hogy T₁ emitterét és R_p. és R₂ közötti csomópontot azonos potenciálra húzza. Ez a jelenlegi technológiai körülmények között nem valósítható meg tökéletesen, az erősítő bemenetén feszültségkülönbség fog kialakulni. Az erősítő bemeneti ofszetjének kettő összetevője van, egy szisztematikus része, amely a tervezési pontatlanságokból származik és megfelelő tervezéssel μ V nagyságrendűre csökkenthető, illetve egy véletlenszerű rész, amely a technológiai szórásból ered.

Az erősítő ofszetje kulcsfontosságú a kimeneti áram és a bandgap feszültség szórása szempontjából is. Az erősítő bementén megjelenő feszültségkülönbség a kimenetén felerősítve jelenik meg, majd az M_6 tranzisztor U_{GS} feszültségét meghatározva áramot hoz létre, amit az áramtükör visszatükröz a szenzor áramkörbe. Ezen áram nagyságát R_p értékével lehet beállítani, ugyanis R_p -re az ofszet elhanyagolásával $U_T ln(n)$ feszültség esik.

$$I_{PTAT} = \frac{U_T \ln(n)}{R_p}$$

Az így létrejövő áram a szenzor áramkör miatt PTAT lesz, szórása pedig főként az erősítő véletlenszerű ofszetjéből fog származni. Az M_6 tranzisztor szórása, mivel az erősítő a bementi ofszet szórását felerősíti, nem fog szignifikánsan hozzájárulni az I_{PTAT} áram szórásához. Az áramtükör által hozzáadott szórás a tükör megfelelő tervezésével minimalizálható. Ezen áram szórása, felszorozva az ellenállások értékével, illetve a bipoláris tranzisztorok differenciális ellenállásával, majd négyzetesen összegezve fogja adni a band-gap referencia szórását.

A szisztematikus ofszet

Fenti okok miatt kulcsfontosságú az ofszet minimalizálása. A szisztematikus ofszet megfelelő tervezéssel µV nagyságrendűre csökkenthető. Ennek eléréséhez az erősítő szimmetriájára kell törekedni. Az erősítő kimeneti tranzisztorán (M₆) folyó áram PTAT, vagyis változik a hőmérséklettel, ami azt jelenti, hogy az erősítő kimeneti feszültsége is hőmérsékletfüggő lesz. Ez aszimmetriát visz a rendszerbe, az erősítő két ágában folyó áramok eltérő nagyságúak lesznek, amelynek kompenzálása érdekében változni fog a differenciál pár tranzisztorainak U_{SG} feszültsége, ami a bemenet ofszetként jelenik meg. Ez a probléma kiküszöbölhető, ha az erősítő a hagyományos hőmérsékletfüggetlen áramforrás helyett az I_{PTAT} áram hajtja meg, mivel ekkor a kimeneti feszültség változását kompenzálja a változó meghajtó áram, ezáltal nem kerül aszimmetria a rendszerbe. Az ilyen típusú meghajtás előrevetíti egy indítóáramkör szükségességét, viszont a rendszer nagyobb szimmetriája miatt nem lesz szükség nagy erősítésre, szükség esetén a differenciálerősítőknél szokásos 40dB alá lehet menni.

Az erősítő kimeneti feszültségét tehát a M₆ tranzisztor U_{GS} feszültsége, ezt pedig az I_{PTAT} áram nagysága és a M₆ W/L aránya határozza meg. A band-gap feszültség értéke 1.2V körül van, R₁ és R₂ ellenállásokra pedig pár 100mV nagyságrendű feszültségnek kell esnie a bipoláris tranzisztorok μ A nagyságrendű áramokkal való meghajtásához, ezért a differenciál erősítő bemeneti közös módusú szintje 600-700mV körüli érték lesz, emiatt pMOS tranzisztorokkal

célszerű megvalósítani a differenciál párt. A terhelésre hagyományos nMOS aktív terhelést használok.



34. ábra – az erősítő

A differenciálerősítő kisjelű feszültségerősítése [10]:

$$A = \frac{g_{m3}}{g_{ds2} + g_{ds4}}$$
$$g_m = \frac{dI_d}{dU_{GS}} = \frac{W}{L} \mu C_{ox} (U_{GS} - V_{th})$$

Ahol, g_{ds} a MOS tranzisztor kisjelű helyettesítő képének kimeneti admittanciája, X_d a kiürített réteg vastagsága [10].

$$g_{ds} = \frac{I_D}{L_{eff}} \frac{dU_{DS}}{dX_d}$$

Vagyis a differenciálpár csatornahosszának a növelése csökkenti a g_{ds} -t és ezzel csökken a nevező értéke, ami növeli az erősítést, viszont közben csökken g_m is, ami csökkenti az erősítést. Az aktív terhelés L-jének növelése esetén nem csökken a g_m .

A véletlenszerű ofszet

Az ofszet másik összetevője a véletlenszerű ofszet, amelynek csökkentése fenti okfejtés alapján kulcsfontosságú a kimeneti szórás szempontjából. A szakirodalomban megtalálható band-gap referenciákat maximum 3%-os hibára tervezik a referencia 27°C-on mért értékéhez viszonyítva. 1.2 V esetén ez maximum 36mV-os szórást jelent. Mivel ebben a konstrukcióban a band-gap referenciát hőmérsékletfüggetlen áramforrás létrehozására használom fel, amelynek szórása hozzájárul majd a kimeneti feszültséghez, továbbá a referencia feszültség hibája a kimenet előállítására használt I_{PTAT} áram hibájából is származik, ezért kezdetben alacsonyabb, 2%-on belüli hibát céloztam meg, majd sikerült 1%-hoz közeli értékre csökkenteni.

A véletlenszerű ofszet szórása az erősítő differenciál párjának és aktív terhelésének a szórásából származik. A szakirodalom az áramköri elemek egymáshoz viszonyított pontosságát matchingnek nevezi, a továbbiakban így fogok rá hivatkozni.

Az nMOS tranzisztor drain árama szaturációs tartományban:

$$I_D = \frac{W \,\mu_n C_{ox}}{L} (U_{GS} - V_{th})^2$$

Az U_{GS}-on kívül az egyenlet minden változójának értéke technológiafüggő, eloszlásuk Gaussi. A továbbiakban jelölje β áramerősítési tényező:

$$\beta = \frac{W}{L}\mu_n C_{ox}$$

Így a drain áram szórása két paraméter szórásával jellemezhető [14]. A technológiai könyvtár úgynevezett mismatch konstansokat biztosít ezen paraméterek szórásának a jellemzésére:

$$\sigma_{V_{th}} = \frac{A_{V_{th}}}{\sqrt{WL}}$$
$$\frac{\sigma(\Delta\beta)}{\beta} = \frac{A_{\beta}}{\sqrt{WL}}$$

Ahol az A_{Vth} küszöbfeszültség mismatch konstans, A_{β} az áramerősítési tényező mismatch konstans, az n index nMOS, a p index pMOS tranzisztort jelöl:

$$\sigma_{V_{th}n} = 9.5 mV \mu m$$

$$\sigma_{V_{th}p} = 14.5 mV \mu m$$

$$A_{\beta n} = 0.7\% \mu m$$

$$A_{\beta p} = 1.0\% \mu m$$

A drain áram tehát:

$$I_D = \frac{\beta}{2} (U_{GS} - V_{th})^2$$

A parciális deriválás az egyes változók szerint:

$$\Delta I_D = \frac{\partial I_D}{\partial \beta} \Delta \beta + \frac{\partial I_D}{\partial U_{GS}} \Delta U_{GS} + \frac{\partial I_D}{\partial V_{th}} \Delta V_{th}$$
$$\Delta I_D = \frac{(U_{GS} - V_{th})^2}{2} \Delta \beta + \beta (U_{GS} - V_{th}) \Delta U_{GS} - \beta (U_{GS} - V_{th}) \Delta V_{th}$$

Az aktív terhelés struktúráját tekintve egy áramtükör, ezért ΔU_{GS} =0, így:

$$\frac{\Delta I_D}{I_D} = \frac{\Delta \beta_n}{\beta_n} - \frac{2}{U_{GS} - V_{th}} \Delta V_{th} = \frac{\Delta \beta_n}{\beta_n} - \frac{g_{mn}}{I_D} \Delta V_{th}$$
$$\frac{\sigma(\Delta I_D)}{I_D} = \sqrt{\left(\frac{\sigma(\Delta \beta_n)}{\beta_n}\right)^2 + \left(\frac{g_{mn}}{I_D}\sigma(\Delta V_{thn})\right)^2}$$
$$\frac{\sigma(\Delta \beta_n)}{\beta_n} = \frac{A_{\beta n}}{\sqrt{WL_n}} = \frac{0.007\mu m}{\sqrt{WL_n}}$$
$$\sigma(\Delta V_{thn}) = \frac{A_{V_{thn}}}{\sqrt{WL_n}} = \frac{0.0095V\mu m}{\sqrt{WL_n}}$$
A g_{mn}/I_D tipikus értéke 5 1/V jelen kapcsolás esetén, ezért a küszöbfeszültségből származó szórás egy nagyságrenddel nagyobb az áramerősítési tényezőénél, így utóbbi elhanyagolható és V_{th} szórása a szignifikáns. Az aktív terhelésből származó szórás tovább csökkenthető a g_m csökkentésével és a meghajtó áram növelésével.

Az áram szórásának hatása a bemeneti feszültség szórására:

$$\sigma_{mirror}(\Delta U_{SG}) = \frac{\sigma(\Delta I_D)}{I_D} \frac{I_D}{g_{mp}}$$

A differenciál pár, feltételezve az azonos W/L arányt és közös módusú szintet, $\Delta I_D=0$, ezért:

$$\frac{\Delta I_D}{\beta(U_{GS} - V_{th})} = 0 = \frac{U_{SG} - V_{th}}{2} \frac{\Delta \beta_p}{\beta_p} - \Delta V_{th} + \Delta U_{SG}$$
$$\Delta U_{SG} = -\frac{\Delta \beta_p}{\beta_p} \frac{I_D}{g_{mp}} + \Delta V_{th}$$
$$\sigma_{diffpair}(\Delta U_{SG}) = \sqrt{\left(\frac{\sigma(\Delta \beta_p)}{\beta_p} \frac{I_D}{g_{mp}}\right)^2 + (\sigma(\Delta V_{th}))^2}$$
$$\frac{\sigma(\Delta \beta_p)}{\beta_p} = \frac{A_{\beta p}}{\sqrt{WL_p}} = \frac{0.01\mu m}{\sqrt{WL_p}}$$
$$\sigma(\Delta V_{thp}) = \frac{A_{V_{thp}}}{\sqrt{WL_p}} = \frac{0.0145V\mu m}{\sqrt{WL_p}}$$

Az I_D/g_{mp} értéke kisebb, mint egy, ezért ismét a küszöbfeszültségből származó szórás a szignifikáns. A szórás tovább csökkenthető a meghajtó áram csökkentésével és a g_m növelésével.

Az eredő bemeneti véletlenszerű ofszet tehát:

$$\sigma(\Delta U_{SG}) = \sqrt{\sigma_{diffpair}(\Delta U_{SG})^2 + \sigma_{mirror}(\Delta U_{SG})^2} \simeq \sqrt{\left(\sigma(\Delta V_{thp})\right)^2 + \left(\frac{g_{mn}}{g_{mp}}\sigma(\Delta V_{thn})\right)^2}$$
$$\sigma(\Delta U_{SG}) \simeq \sqrt{\left(\frac{0.0145V\mu m}{\sqrt{WL_p}}\right)^2 + \left(\frac{g_{mn}}{g_{mp}}\frac{0.0095V\mu m}{\sqrt{WL_n}}\right)^2}$$

Az ofszet tehát csökkenthető a differenciálpár és az áramtükör W é L paramétereinek növelésével, valamit a differenciálpár g_m -jének növelésével és az áramtükör g_m -jének csökkentésével. A g_m egyenesen arányos a W/L aránnyal, illetve függ az U_{GS}-V_{th} különbségtől is (a továbbiakban overdrive). Az overdrive a differenciálpár esetén tipikusan kicsi, körülbelül 50mV nagyságrendű a nagy W/L arány miatt, áramtükör esetén nagyobb az alacsony W/L arány miatt. A g_m , a meghajtó áram és az overdrive kapcsolata:

$$\frac{g_m}{I_D} = \frac{2}{U_{GS} - V_{th}}$$

Az overdrive tehát meghatározza a gm/I_D arányt, ezért célszerű a differenciálpárt kicsit, míg az aktív terhelést nagy overdrive-al üzemeltetni. Előbbi nagy, utóbbi kicsi W/L aránnyal érhető el.

Mivel gm_n/gm_p tipikusan kisebb, mint egy, ezért az egyenlet dominánsabb tagja a differenciálpár küszöbfeszültségének a szórása, így ezt a W-t és L-t kell nagyobbra választani. Viszonyításképpen:



$$y = \sqrt{a^2 + 10^2}$$

35. ábra – négyzetes összeg négyzetgyöke

Az ábrából jól látható, hogy a szórás egyik forrásának beállítása esetén a másik tényezőt már nem célszerű ezen érték alá csökkenteni, mert nem fog szignifikáns javulást eredményezni a kimenetben. Az úgynevezett well-balanced tervezési elv szerint mind a differenciálpárnak, mind az áramtükörnek egyenlő arányban kell hozzájárulnia a véletlenszerű ofszethez, de természetesen, ha viszonylag minimális területnöveléssel bár kevésbé szignifikánsan, de tovább csökkenthető az egyik paraméter, akkor el lehet térni ettől az elvtől.

Fenti okfejtésben összefoglaltam az erősítő fő tervezési szempontjait, a továbbiakban bemutatom a referencia megvalósítását, az áramtükör méretezését és a startup áramkör tervezését.

A tervezést első lépése a referencia áramkör beállítása, ugyanis az I_{PTAT} áram a következőképpen határozható meg:

$$I_{PTAT} = \frac{U_T \ln(n)}{R_p}$$

Az egyenletből látható, hogy R_p segítségével elméletileg tetszőleges nagyságú áram beállítható, a határokra következő fejezetben fogok kitérni, célom egy jól skálázható referencia áramkör megtervezése. Kezdetben az áramkörtervezésben ökölszabályként használt 10 μ A-s áramból indulok ki. Mivel U_Tln(n) értéke szobahőmérsékleten 53-54mV, ezért R_p értékének 5.3k Ω -t

választottam. Így az I_{PTAT} áram 10.14µA értékűre adódott. A diódának kötött bipoláris tranzisztor árama feszültséggenerátoros meghajtás esetén a 35. ábrán látható.

Ebből szimulációk alapján állítottam be az R értékét. Kezdetben az R=(x-1)·Rp értéket választottam, majd az előző fejezetben leírt megfontolások alapján a referencia maximumát 27°C-ra állítottam, ez R=52.7k Ω esetén következett be, ez R/R_p=9.8 esetén adódott.



36. ábra – a dióda karakterisztika

Az erősítő kimeneti tranzisztorán (M₆) az áramtükör miatt, a tükrözési aránytól függően az I_{PTAT} áram többszöröse folyik. Ez egyértelműen meghatározza M₆ U_{GS} és U_{DS} feszültségét. Előbbi feszültség a W/L aránnyal módosítható. Két szempontot kell figyelembe venni. Az arány növelésével csökken az U_{GS} és vele együtt a szaturációs feszültség is. A véletlenszerű ofszet csökkentése szempontjából az lenne az előnyös, ha M₆ U_{GS} feszültsége nagy lenne, mivel ekkor nagyobb lenne a differenciál erősítő kimeneti feszültsége is. A szimmetria megtartása érdekében ezért növelni kellene M₃ U_{GS} feszültségét. Ez a W/L arány csökkentésével érhető el, ami csökkenti a g_m-t is, ez pedig a véletlenszerű ofszet szórásának fenti képlete alapján csökkenti az aktív terhelésből származó szórást. Azonban M₆ U_{GS} feszültségének növekedése csökkenti M₂ U_{SD} feszültségét, ami ha túl kicsi, akkor M₂ kikerül szaturációs tartományból és az erősítő nem működik megfelelően. Megjegyzendő, hogy hagyományos két fokozatú erősítők esetén M₆ szimmetrikus körülmények között áramtükörként működve határozza meg a drain áramát, jelen esetben azonban nem tud így funkcionálni, mivel az R_p által beállított I_{PTAT} áram hajtja meg.

Az nmos4 könyvtári méretezése 10µm/0.35µm, analóg tervezés esetén a csíkszélesség csökkenésével növekvő szórás miatt a minimális csíkszélesség legalább háromszorosát szokás használni legkisebb méretnek. Layout tervezés szempontjából célszerű választani egy fix csatornaszélességet és csak a csatornahosszt változtatni az egyes tranzisztoroknál. Ezért egységtranzisztornak a 10µm/1µm W/L arányú tranzisztort választottam, megtartva az eredetileg javasolt csatornaszélességet. Maximális csatornahossztúságnak a 10µm-t tekintem, az

erősítők, a kivonó és a startup áramkör kivételével ezt nem fogom túllépni. Ezért M_6 W/L paraméterének 10µm/10µm arányt választottam.

Ekkor M₄ U_{DS} feszültsége 884mV-ra adódott, M₃ W/L arányát úgy állítottam, hogy M₃ U_{GS} feszültsége megegyezzen M₄ U_{DS} feszültségével. Ez 1:2 W/L arány esetén teljesült. M₁ és M₂ paraméterezésénél a csatornaszélességet rögzítettem először. A maximális szélesség, amit megengedek az erősítőnél 100µm, az egységtranzisztor tízszerese. A célom a minél kisebb véletlenszerű ofszet elérése volt, ezért elkezdtem növelni a csatornahosszúságot. A csatornahossz növelésével csökken a differenciálpár küszöbfeszültségéből származó szórás, viszont g_{mp} csökkenése miatt nő az aktív terhelésből származó szórás. A well-balanced tervezési elv alapján az optimum ott van, ahol a két komponens szórása egyenlő mértékben járul hozzá a véletlenszerű ofszethez.

Az aktív terhelés tranzisztorainak W/L arányát már meghatároztam, így az nMOS tranzisztor úgynevezett matching görbéjéről, amely a tranzisztor önmagához viszonyított illesztési pontosságát ábrázolja százalékos arányban az overdrive függvényében. Az overdrive ismeretében leolvasható a várható szórás. Az overdrive értéke a szimulációim alapján 388mV.



4.1 NMOS Characteristic Matching Curves

A várható szigma 5%, a well balanced elv értelmében a differenciál pár tranzisztorainak ugyanezt az értéket kell kiadniuk. Az overdrive a szimulációk alapján 264mV.

4.2 PMOS Characteristic Matching Curves



Az így leolvasott W/L arány 4/1.05. Megjegyzendő, hogy fenti két ábra csak közelítésnek, tervezési támpontnak használható, mivel a rendelkezésre álló technológia csak alacsony csatornahossz értékekre biztosítja a görbéket, viszont az erősítőnél hosszú tranzisztorokat fogok használni.

Mivel a differenciálpár tranzisztorainak csatornaszélesség maximumának 100µm-t választottam és az aktív terhelés esetében az 1:2 W/L arány 24µS g_{mn}-t jelent, ezért ha a differenciálpár tranzisztorok csatornahosszát túlságosan megnövelem, akkor a g_{mp}/g_{mn} arány túl nagy lesz és nem csökkenti le eléggé az aktív terhelés küszöbfeszültségének a szórását. A függvény matematikai módszerekkel történő minimum keresése helyett többszöri szimulációval állapítottam meg a legoptimálisabb 100µm/40µm értéket a differenciálpár paraméterezésére. Elkezdtem növelni a csatornahosszúságot, és ezt addig folytattam, míg a Monte Carlo szimuláció csökkenő szórást jelzett. 40µm felett már 80µm-re kellett növelni, hogy a differenciálpár küszöbfeszültség szórását szignifikánsan, azaz legalább1/ $\sqrt{2}$ részére csökkentsem, ekkor viszont a túl alacsony g_{mp} miatt megnőtt az aktív terhelésből származó szórás. Így 100µm /40µm paraméterezésnél:

$$\sigma(\Delta V_{thp}) \simeq \frac{0.0145 V \mu m}{\sqrt{100 \mu m \cdot 40 \mu m}} = 0.229 m V$$

Az 1:2 W/L arány mellett az aktív terhelésre:

$$\frac{g_{mn}}{g_{mp}}\sigma(\Delta V_{thn}) \simeq \frac{24.6\mu S}{34.8\mu S} \frac{0.0095V\mu m}{\sqrt{20\mu m \cdot 40\mu m}} = 0.237mV$$

Ezzel megadtam az erősítő paramétereit. A felírt egyenletek alapján a tervezés well balanced. Az erősítő véletlenszerű ofszetje a Monte Carlo szimuláció alapján:



39. ábra – Az ofszet és az U_{GS6} Monte Carlo szimulációja

A számítások alapján várható érték:

 $\sigma(\Delta U_{SG}) \simeq \sqrt{(0.229 mV)^2 + (0.237 mV)^2} = 0.329 mV = 329 \mu V$

Ez a véletlenszerű ofszet az erősítő kimenetén felerősítve jelenik meg (38.ábra), az erősítés értéke 5.459 a szimulációk alapján.

Az erősítő véletlenszerű ofszetje megjelenik az IPTAT áram szórásában is:

$$\sigma(I_{PTAT}) = \sqrt{(g_m \cdot \sigma(U_{GS}))^2 + (U_{GS} \cdot \sigma(g_m))^2} \simeq g_m \cdot \sigma(U_{GS}) = 50\mu S \cdot 1.8mV = 90nA$$

Stabilitás

A visszacsatolást stabillá kell tenni az erősítő fázistartalékának beállításával. A fázistartalékot "stb" (stability) szimulációval vizsgáltam meg a differenciálerősítő kimenetére helyezett feszültségforrás segítségével. A fázistartalék alacsonynak adódott, ezért kompenzáló kapacitást helyeztem az áramkörbe. A kapacitást nMOS tranzisztor source, bulk és drain kivezetéseinek földpotenciálra kötésével valósítottam meg. A kompenzáláshoz 55 db 10µm/5µm W/L arányú tranzisztort használtam fel, így a fázistartalék 59.5 fokra adódott, amely jó közelítéssel egyezik a szakirodalomban használt 60 fokos értékkel.

Az erősítés ugyan csak 39.2 dB, de így is képes az erősítő a bemeneteit azonos potenciálra húzni.



A referenciafeszültség szórása

Az M_6 tranzisztor U_{GS} feszültségének szórása az erősítő véletlenszerű kimeneti ofszetje, vagyis felszorzódik az erősítés értékével, így nagyobb az M_6 gm szórásánál, ezért utóbbi szórás elhanyagolható. A Monte Carlo szimuláció az I_{M6} áramra:



41. ábra – I_{M6} és a tükrözendő áram Monte Carlo szimulációja

Ezt az áramot áramtükör juttatja a szenzor áramkörbe. Az áramtükör újabb szórást ad hozzá az I_{PTAT} áram hibájához. Az így betükrözött áramot a szenzor blokkban ellenállások és bipoláris

tranzisztorok feszültséggé alakítják. Ezek további szórást visznek a rendszerbe és az így létrejövő eredő szórás felszorzódik az ellenállások és a differenciális ellenállás értékével. Ezeknek a szorzatoknak az eredője adja a band-gap feszültség szórását.

$$\sigma(U_{BG}) = \sqrt{\sigma(U_{EB1})^2 + \sigma(U_{R1})^2} = \sqrt{\sigma(U_{EB2})^2 + \sigma(U_{Rp})^2 + \sigma(U_{R2})^2}$$

$$\sigma(U_{BG}) = \sqrt{\left(R_{dif1}(\sqrt{\sigma(I_{EB1})^2 + \sigma(I_{PTAT})^2})\right)^2 + \left(R_1(\sqrt{\sigma(I_{R1})^2 + \sigma(I_{PTAT})^2})\right)^2}$$

$$= \sqrt{\left(R_{dif2}(\sqrt{\sigma(I_{EB2})^2 + \sigma(I_{PTAT})^2})\right)^2 + \left(R_p(\sqrt{\sigma(I_{Rp})^2 + \sigma(I_{PTAT})^2})\right)^2 + \left(R_2(\sqrt{\sigma(I_{R2})^2 + \sigma(I_{PTAT})^2})\right)^2}$$

Tehát a bandgap feszültség szórása a véletlenszerű offszeten kívül az áramtükör, az ellenállások és a bipoláris tranzisztorok szórásából származik. A bipoláris tranzisztorok szórása adott és nem változtatható. Az ellenállások szórása függ a méretüktől.

$$\sigma(\frac{\Delta R}{R}) = \frac{A_R}{\sqrt{WL}}$$
$$A_{Rrpoly2} = 9.5\%\mu m$$
$$A_{Rrpolyh} = 6.5\%\mu m$$

A technológián két ellenállástípus áll rendelkezésre, rpoly2 és rpolyh. Hőmérsékleti koefficiensük ellentétes, rpolyh négyzetes ellenállásának tipikus értéke $1.2k\Omega/\Box$, míg az rpoly2é $50\Omega/\Box$. A minimális szélesség mindkét esetben 2µm. A technológiai dokumentáció rpoly2-t precíziós, míg rpolyh-t nagy ellenállások megvalósítása esetén javasolja. Rpoly2 mérete túl nagyra adódott, ezért 2µm-re csökkentettem a szélességét, majd az itt elért szórást tekintve referenciának szimulációk alapján rpolyh elemmel is megvalósítottam a kapcsolást. Rpolyh 6µm szélességgel adta ugyanazt a szórását, viszont fele akkora területet foglalt, ezért ezt alkalmaztam. A továbbiakban az ellenállás rpolyh könyvtári elemet jelöl.

$$\sigma\left(\frac{\Delta R_1}{R_1}\right) = \sigma\left(\frac{\Delta R_1}{R_1}\right) = \frac{A_{Rrpolyh}}{\sqrt{WL}} = \frac{6.5\%\mu m}{\sqrt{6\mu m \cdot 248.5\mu m}} = 0.168\%$$
$$\sigma\left(\frac{\Delta R_p}{R_p}\right) = \frac{A_{Rrpolyh}}{\sqrt{WL}} = \frac{6.5\%\mu m}{\sqrt{6\mu m \cdot 25.6\mu m}} = 0.524\%$$

Az ellenállásokból származó szórás értéke tehát elhanyagolható az I_{PTAT} áram szórása mellett, ezért az a band-gap feszültség szórásához nem járul hozzá jelentősen, csak μ V nagyságrendben. W további csökkentése már 10 μ V nagyságrendű szórást jelentene, ami már nem elhanyagolható. Így az ellenállások nagyságtól függetlenül a band-gap feszültség szórása közel azonos lesz, ezzel újabb lehetőséget biztosítva egy ellenállás méret és áramnagyság szerint skálázható áramkör tervezésére. Az I_{PTAT} áram szórása egyenesen arányos a nagyságával.

$$\sigma(U_{BG}) \simeq \sqrt{\left(R_{dif1} \cdot \sigma(I_{PTAT})\right)^2 + \left(R_1 \cdot \sigma(I_{PTAT})\right)^2}$$
$$\simeq \sqrt{\left(R_{dif2} \cdot \sigma(I_{PTAT})\right)^2 + \left(R_p \cdot \sigma(I_{PTAT})\right)^2 + \left(R_2 \cdot \sigma(I_{PTAT})\right)^2}$$

Az I_{PTAT} szórása egyrészt a szisztematikus ofszetből, másrészt az áramtükör szórásából származik. Az erősítő kimeneti tranzisztorának szórása nem járul hozzá szignifikánsan, mivel a bemeneti ofszet szórását az erősítő felerősíti. Ezért fontos az áramtükör méretezése.

Az áramtükör az I_{PTAT} áramot az erősítő kimeneti ágából az erősítőbe, illetve a szenzor áramkörbe juttatja. Az egyik pMOS tranzisztor drain potenciálja egyenlő lesz band-gap feszültség 1.2V körüli értékével, a másiké az erősítő differenciálpár tranzisztorainak 2V körüli source potenciáljával, míg a harmadik M₆ drain potenciáljával, ami 1.035V a szimulációk alapján. A pontos tükrözés szükséges feltétele, hogy a pMOS tranzisztorok drain potenciáljai megközelítsék egymást Ez az M₆ és a referenciafeszültség esetén közel teljesül, viszont az erősítő meghajtásánál már nem. Így pontatlan lenne a tükrözés, ami szisztematikus ofszetet vinne a rendszerbe. Ezért célszerű kaszkód fokozatot beiktatni a drain potenciálok emelésére a referencia és M₆ esetén, így a tükröző tranzisztorok drain potenciáljai 2V körüli értékre állíthatók. A kaszkód fokozat előnye, hogy növeli a tranzisztor kisjelű modellje szerinti kimeneti ellenállását [10]:

$$r_o = \frac{1}{g_{ds}} = \frac{L_{eff}}{I_D} \frac{dX_d}{dU_{SD}}$$

Ahol g_{ds} a kimenti karakterisztika meredeksége, ha r_0 nő, akkor csökken g_{ds} és így nő a linearitás a meredekség csökkenésével. Kaszkód fokozat esetén az eredő ellenállás, 1 indexszel a tükröző, 2-vel a kaszkód tranzisztor paraméterei [10]:

$$R_o = r_{o1} + r_{o2}(1 + r_{o1} \cdot g_{m2})$$

Ezért a kaszkód tranzisztoroknál maximális g_m, vagyis 10µm/1µm W/L arány választása a célszerű. A következő kérdés a tükrözési arányok beállítása, a szenzor blokkban célszerű lenne maximalizálni az áramot az ellenállásméretek csökkentése érdekében, viszont az erősítő kimenetén és az erősítőben kisebb áram is elegendő. Viszont a tükrözési arányok változtatásával változik az U_{SD} feszültség és nehezebb biztosítani a pontos tükrözést. Ezért a kétszeres arányt választottam a szenzor áramkörhöz, ekkor az U_{SD} feszültségek közti különbség 100mV-on belül maradt. Az erősítő esetében megtartottam az 1:1 arányt a startup áramkör megfelelő működése érdekében (lásd következő pont). Ezzel adottak a tükrözési arányok, a következő lépés a csatornahossz beállítása.

Az áramtükör szórását az imént, az erősítő aktív terhelésének vizsgálata során levezettem.

$$\frac{\sigma(\Delta I_D)}{I_D} = \sqrt{\left(\frac{\sigma(\Delta\beta_p)}{\beta_p}\right)^2 + \left(\frac{g_{mp}}{I_D}\sigma(\Delta V_{thp})\right)^2}$$
$$\frac{g_m}{I_D} = \frac{2}{U_{GS} - V_{th}} = \sqrt{\frac{W}{L}\frac{2\mu_p C_{ox}}{I_D}}$$
$$\sigma(\Delta V_{thp}) = \frac{A_{V_{thp}}}{\sqrt{WL_p}} = \frac{0.0145V\mu m}{\sqrt{WL_p}}$$

A véletlenszerű ofszet vizsgálatánál tett megfontolások alapján a β szórása elhanyagolható. A nevezőben $\sqrt{2}$ az önmagához való illesztési pontosság vizsgálat miatt jelenik meg. 1:1 tükrözési arány esetén:

$$\frac{\sigma(\Delta I_{D1:1})}{I_D} = \frac{g_{mp}}{I_D} \sigma(\Delta V_{thp}) = \sqrt{\frac{W}{L} \frac{2\mu_p C_{ox}}{I_D}} \frac{A_{V_{thp}}}{\sqrt{2}\sqrt{WL}} = \frac{A_{V_{thp}}}{L} \sqrt{\frac{\mu_p C_{ox}}{I_D}}$$
$$\frac{2L}{W(U_{GS} - V_{th})^2} = \frac{\mu_p C_{ox}}{I} \simeq 10.25 \frac{1}{V^2}$$

1:2 tükrözési arány esetén:

$$\frac{\sigma(\Delta I_{D1:2})}{I_D} = \frac{g_{mp}}{I_D} \sigma(\Delta V_{thp}) = \sqrt{\frac{2W}{L} \frac{2\mu_p C_{ox}}{2I_D} \frac{A_{V_{thp}}}{\sqrt{2}\sqrt{2WL}}} = \frac{A_{V_{thp}}}{\sqrt{2}L} \sqrt{\frac{\mu_p C_{ox}}{I_D}}$$
$$\frac{\sigma(\Delta I_D)}{I_D} = \sqrt{\left(\frac{\sigma(\Delta I_{D1:1})}{I_D}\right)^2 + \left(\frac{\sigma(\Delta I_{D1:2})}{I_D}\right)^2}$$
$$\frac{\sigma(\Delta I_{D1:1})}{I_D} = \frac{0.0469\mu m}{L}$$
$$\frac{\sigma(\Delta I_{D1:2})}{I_D} = \frac{0.0469\mu m}{\sqrt{2}L} = \frac{0.0331\mu m}{L}$$

Az egyenletekből jól látszik, hogy a tükrözés szórása fordítottan arányos a csatornahosszal, ezért L növelése addig célszerű, amikor már nem okoz szignifikáns szórást. L növelésével viszont nő a tranzisztorra eső feszültség és így csökken a kaszkód tranzisztorra eső feszültség, ami alacsony tápfeszültség esetén trióda tartományba kerülhet. Ezért célszerű lenne a csatornaszélességet is növelni, hogy tovább lehessen növelni L-t. Ezt úgy biztosítom, hogy a tükröző tranzisztort két párhuzamosan kötött tranzisztorból építem fel. Ekkor a betükrözött I_{PTAT} áram szórása, 2 szorzó a kétszeres áram miatt jelenik meg:

$$\sigma(I_{PTAT}) = 2 \cdot \sqrt{(\sigma(I_{M6}))^2 + (\sigma(\Delta I_D))^2}$$

A cél tehát akkora L választása, hogy a tükör szórása elhanyagolható legyen az I_{M6} áram szórása mellett. Az L-t analitikus út helyett Monte Carlo szimulációval határoztam meg, addig növeltem, ahol már nem kaptam szignifikáns javulást a band-gap feszültség szórásában. Így a csatornahossz értékére 9µm adódott. A Monte Carlo szimuláción a tükör egyik tranzisztorának $I_{M6}/2$ áramára látható, emiatt fele akkorák a paraméterek (lásd 41. ábra).

A referencia áramkörbe betükrözött IPTAT áram és a band-gap referencia:



42. ábra – A betükrözött áram és a band-gap feszültség Monte Carlo szimulációja

A referencia feszültség szigmája 4.207mV, a maximális szórást 3σ tartományon vizsgálva 12.61mV. A hiba 1.04%.

5. A startup áramkör

A tervezés kulcsfontosságú lépése az áramkör beindítása. Az erősítőt meghajtó áramot ugyanis maga az erősítő hozza létre, vagyis önmagától az áramkör nem fog elindulni és közel 0V körüli értékek jelennek meg a csomópontokban és pA nagyságrendű áramok folynak. A továbbiakban ezt az állapotot nulla munkapontnak fogom nevezni. Ezért a beinduláshoz szükség lesz egy startup áramkörre, ami a stabil, munkapontbeli működést nem befolyásolja, csak az indulásnál vezérli ki a kapcsolást a nulla munkapontból.

Először tehát detektálni kell, hogy az áramkör éppen a nulla munkapontban van e. Ez több módon is lehetséges, értelemszerűen hőmérsékletfüggetlen módon kell megvalósítani. Kézenfekvő lehetőség a band-gap feszültség hiányának vagy az áramkörben folyó nulla közeli áramoknak az érzékelése. A detektálás után indító impulzust kell biztosítani áramimpulzussal vagy egy csomópont megfelelő feszültségre húzásával. Viszont a megfelelő munkaponti működést szintén detektálni kell és innét már nem okozhat változást a startup.

Az érzékelő részhez logikai áramkörre lesz szükség, legegyszerűbben megvalósítható az inverter. A detektálásra az áramot célszerű felhasználni, mivel ha a band-gap feszültség az áramkör indulásánál még felfutás közben van és nem éri el a végértékét, akkor az inverter még komparálási szinttől függően válthatja a kimenetét. A probléma akkor lehet kritikus, ha indulásnál a felfutó tápfeszültség miatt alacsonyabb értéken komparál. Az áram kitükrözve a kapcsolásból egy nagy ellenállással feszültséggé alakítható és az ellenállás értéke megválasztható úgy, hogy a fenti probléma ne jelentkezzen. Az ellenállás sok helyet foglal, helyette egy hosszú MOS tranzisztorból létrehozott diódát célszerű alkalmazni. Az inverter kimentével kell vezérelni a beavatkozó áramkört. Legegyszerűbb esetben ez egy nMOS tranzisztor és az U_{GS} feszültsége. Ha van szignifikáns áramköri áram, akkor az inverter 0V közeli kimenete nulla közeli I_D áramot hoz létre a tranzisztoron, ellenkező esetben a tranzisztor W/L arányától és a terhelésétől függően, megfelelő méretezéssel µA nagyságrendű áram jelenik meg, amely áramtükörrel juttatható az áramkörbe. Kézenfekvő megoldás a diódának kötött

bipoláris tranzisztorok meghajtása. A beavatkozás akár az áramkör egy pontjának földpotenciálra húzásával is megvalósulhat, ha a beavatkozó tranzisztor drain-je az áramkör egy pontjára van kötve, azonban az áramkörnek nincs olyan pontja, ahova ilyen impulzust adva elindulna.

Az előbbi variáció azért nem lehetséges, mert kialakul egy rossz munkapont az inverter alacsony komparálási szintje miatt, amikor a startup 100 μ A nagyságrendű áramot folyat át a bipoláris tranzisztorokon, azonban az erősítőben nem folyik szignifikáns áram és a referencia feszültség se áll be a megfelelő értékre. A komparálási szint csak több 100 μ m-es csatornaszélesség választásával tolható el a megfelelő szintre, ami már túl sok helyet foglalna. A másik lehetőség egy pMOS tranzisztor vezérlése. Ehhez kettő inverterre van szükség, hogy nulla áram esetén alacsony, ellenkező esetben magas U_{SG} feszültséget biztosítson. Ekkor a beavatkozó pMOS drain-jét a megfelelő csomópont és source-át a tápfeszültséghez kötve feszültségimpulzus hozható létre. Az előző startup konstrukció problémája az volt, hogy az erősítő kimeneté nem folyt áram. Ezért a drain-t az M₆ tranzisztor gate-jére kell kötni. Az így létrehozott feszültségimpulzus (U_{pulse}) áramimpulzust hoz létre, amin a tükrön keresztül eljut a szenzor áramkörbe és az erősítőbe is.



43. ábra – a startup áramkör

Egy ilyen kapcsolás a vizsgálatához munkaponti szimulációra van szükség. Egy olyan analóg problémát kell definiálni, amelynek megoldása biztosítja az eredeti áramkör megfelelő működését. Az áramkör tartalmaz egy visszacsatolási hurkot, ebbe a hurokba és a földpotenciál közé egy feszültséggenerátort helyezve majd a feszültségét földtől a tápfeszültségig változtatva a kapcsolásnak ott lesz stabil munkapontja, ahol a feszültséggenerátoron nem folyik áram. Ugyanis instabil áramkör esetén ez a feszültséggenerátor az áram egy részének elvezetésével stabil munkapontot hoz létre, ha viszont az eredetileg is stabil munkaponti feszültséget biztosítja, akkor nem fog rajta áram folyni. Célszerű az erősítő kimenetét választani, mivel a hurok biztosan záródik ezen a ponton keresztül. Az így kapott kimenetről leolvasható a munkapont stabilitása is. Ha a normál működésen kívül más esetben is nullához közelít az áram, akkor abból corner szimulációk segítségével kimutatható rossz munkapont alakulhat ki.



44. ábra – a munkaponti szimuláció környezete

Ezzel előállt az analóg probléma. A generátor feszültségének változása során két esemény fog bekövetkezni. Egyrészt M₆ U_{GS} feszültségének növelésével elkezd áram folyni M₆-on és a tükör miatt az erősítőben is. Másrészt egészen addig, amíg a második inverter kimenetén nincs tápfeszültség közeli érték, a startup áramkör áramot (I_{startup}) fog juttatni a kapcsolásba. Kezdetben (1. állapot), alacsony generátor feszültség esetén nem folyik áram az M₆ tranzisztoron és így az erősítőnek sincs meghajtó árama, így a startup áramkör árama a generátoron (I_{gen}) keresztül folyik el a föld felé. Ez az állapot körülbelül addig áll fent, amíg feszültség el nem éri M₆ küszöbfeszültségét. Ellenben nagy generátor feszültség esetén (3. állapot) már folyik I_{M6} áram és az erősítőnek is van gerjesztő árama, így folyik I_{M4} áram. A startup áramkör már nem működik így nincs startup áram se, a feszültséggenerátoron a föld felől negatív áram folyik át az aktív terhelés M₂ tranzisztorán (I_{M2}). Ezen állapot kezdete a startup kikapcsolása. A 2. állapot az átmeneti állapot, amikor M₆ kinyit, de a startup áramkör még működik, így mind a négy áram jelen van. Az egyes állapotokban a következő csomóponti egyenlet írható fel:

1. állapot: $I_{startup} = I_{gen}$

2. állapot:
$$I_{M4} + I_{startup} = I_{M2} + I_{gen}$$

3. állapot: $I_{M4} = I_{M2} + I_{gen}$

A stabil munkapont szempontjából a kritikusak a 2. állapot a határai. A startup áramkör paraméterei ezt befolyásolják. A fő kérdés a startup kikapcsolásának pillanata, vagyis az generátorfeszültség, ahol már nem folyik startup áram. Ez az inverter bemeneti feszültségével beállítható, ami a terhelő dióda csatornahosszától függ. Minél nagyobb az L, annál korábban kapcsol ki, és egy határon túl kialakul egy rossz munkapont is. A csatornahossz csökkentésével csökken az inverter bemeneti feszültsége, ezzel nő a startup áramkör fogyasztása közeledve a komparálási szinthez, viszont stabilabb lesz a munkapont. Túl kicsi L esetén a startup nem kapcsol ki és az áramkör nem működik megfelelően Az alábbi szimuláción is jól látható, ahogy L csökkentésével jobbra tolódik a munkaponti görbe (45/1 ábra, W=1µm,L=10,30,50µm).



A másik befolyásoló paraméter az erősítő árama, ami a tükrözési arányoktól függ. Ezen áram növelésével nő M_4 g_{ds}-e, ezért nő az I_{M2} áram is. A szimuláció (45./2 ábra), a tükrözési arányok:1:2,1:1,2:1.

Az M₆ tranzisztor áramát a szenzor áramkör határozza meg, W/L arányából adódik az U_{GS} feszültsége, ami az arány növelésével csökken. A munkapont stabilitását nem befolyásolja, viszont az erősítő kimeneti szintjét meghatározza, W/L arányát még az előző pontban 10μ m/10 μ m-ben rögzítettem. A szimuláció 2,4,6 W/L arányok esetén (45./3 ábra).

A beavatkozó tranzisztor nem befolyásolja a startup működését, ezért 10µm/1µm arányúra választottam. Az inverter bemenetén lévő hosszú tranzisztor 1µm/40µm W/L arányú, a tükrözési arány pedig 1:1. Így a startup fogyasztása kikapcsolt állapotban 4µA. Az inverterek hagyományos CMOS inverterek a fogyasztás minimalizálása és a 3.3V-s kimeneti szint biztosítása érdekében. A pMOS 10µm/1µm, az nMOS 10µm/3µm, a komparálási szint precíz beállítására a tápfeszültség felére a föld és tápfeszültség közeli bementi szintek miatt nincs szükség. A munkaponti szimuláció:



A kritikus pont 700nA-re van a nullától, ez corner-szimulációk esetén elegendőnek bizonyult, az áramkör szélsőséges körülmények között is beindul. Mivel a beavatkozó tranzisztor tápfeszültségre próbálja felhúzni M₆ U_{GS} feszültségét, így túl nagy I_{PTAT} áram tranziensek



jelenhetnek meg, ezért kettő hosszú MOS diódát (10µm/10µm) kötöttem a sorba a beavatkozó tranzisztorral ezen hatás csökkentése érdekében. A tranziens indulási szimuláció:

47. ábra – az áramkör beindulása tápfeszültség hatására

Ezzel elkészült a band-gap referencia áramkör. A következő lépés a kész kapcsolás összevetése az ideálissal.

6. A band-gap áramkör

A referencia áramkör felparaméterezése után a következő feladat a kimeneti feszültség maximumának szobahőmérsékletre állítása. Az első lépés a referenciafeszültség kialakulásának vizsgálata volt. Az ideális elemekkel bemutatott referenciával szemben x=10.8 szorzóra volt szükség ahhoz, hogy a feszültség maximumát a vizsgált hőmérsékleti tartomány közepére mozgassam. Az eltérés az ellenállások, az áramtükör és az erősítő hőmérsékletfüggéséből származik.

Az x változtatásával a PTAT hatás egyenese eltolható, ezzel befolyásolható a referencia feszültség nagysága. Nagyobb x esetén a referencia feszültség értéke nőni fog. A 48. ábrán a két hatás összege látható, szorzók x=10 és x=11 és x=12.

Ha x értéke túl nagy, vagy túl kicsi, akkor a két hatás hőmérséklet szerinti első deriváltjai nem metszik egymást a vizsgált tartományon belül, ezért a referencia monoton növekvő vagy monoton csökkenő lesz a vizsgált tartományon, értelem szerűen attól függően, hogy a PTAT x-szeresének hőmérsékletfüggése meghaladja e vagy sem a CTAT hatásét.



Az alábbi ábra azt esetet mutatja, amikor x (x=12) túl nagy és a PTAT hatás elnyomja a CTAT hatást a vizsgált tartományon. Felül a növekvő referencia feszültség, alatta az optimális és a nagy x által meghatározott egyenes, legalul az egymást nem metsző deriváltak.



Az x értékét a 10.7-hez (kék) képest minimálisan változtatva, x=11 (sárga) és x=10.4 (piros) esetén a deriváltak még a vizsgált tartományon belül metszik egymást. Az 50. ábra alsó

részábráján ez jól látható, felette az összeadandó PTAT és CTAT hatások, legfelül a létrejövő referencia feszültség. Jól látható, hogy a referencia feszültségek maximumai a deriváltak metszéspontjaiban alakulnak ki, x csökkentésével negatív, növelésével pozitív irányba tolódnak. Utóbbit arra fogom felhasználni, hogy a referencia feszültség maximumát szobahőmérséklet (27°C) környékére állítsam.



A következő ábrán megkíséreltem előállítani a referencia feszültséget a kimenet egyenlete alapján (x=10.8).



51. ábra – a referencia előállítása a kimeneti egyenlet alapján

Felül (piros) a szimulált, alatta (sárga) az egyenlet által kapott referencia feszültség. Az eltérés egyrészt a szisztematikus ofszet-ből, amelynek a hőmérsékleti együtthatója pozitív, innen ered a hőmérséklettel együtt növekvő eltérés, másrészt a felhasznált dióda modell pontatlanságából származik.

Skálázhatóság

Az előbbi fejezetben ismertettem a bandgap feszültség létrehozását és fő paramétereit, illetve ezek befolyásolhatóságát. A referencia feszültséget a következő egyenlet adja:

$$U_{BG} = U_{EB} + (V_T \cdot \ln(n) + U_{offset}) \cdot (1 + \frac{R}{R_p})$$

A fenti egyenlet V_T és ln(n) paraméterei (utóbbi az előbbiekben részletezett választás miatt) konstansnak tekinthetők adott hőmérsékleten, míg a többi paraméter munkapontfüggő. U_{EB} értékét egyértelműen az I_{ptat} áram határozza meg, ami V_T-től és R_p-től függ:

$$I_{ptat} = V_T \cdot R_p$$

Az x és R_p értékéke szolgáltatja az R értékét. Az U_{offset} szisztematikus ofszet is munkapontfüggő (I_{ptat} áramtól függ), ezzel befolyásolva x értékét.

$$x = 1 + \frac{R}{R_p}$$

Ezen paraméterek tehát egyértelműen meghatározzák egymást, I_{ptat} vagy R_p megválasztásával már előáll az egyenletrendszer. Utóbbi két paraméter, név szerint a fogyasztás és a méret kulcsfontosságú a hőmérsékletszenzor és annak felhasználása szempontjából. Szerencsére ezen változók befolyásolhatósága lehetőséget biztosít az áramkör fogyasztás, illetve méret szerinti skálázhatóságra, ezzel lehetőséget teremtve az adaptív, alkalmazásorientált megvalósításra.

Kisméretű integrált áramkörök (500 μ m x 500 μ m alatt) esetén viszonylag nagy fogyasztású (150 μ A), de kis területű (200 μ m x 200 μ m alatt), míg nagyobb méretek esetén nagyobb alapterületű, de kisebb fogyasztású megvalósítás javasolt. A fogyasztásnál megemlítendő, hogy az áramkör belső kapcsoló részegységgel rendelkezik, amely szabványos logikai jellel állítható és a fogyasztás minimálisra csökkenthető, elkerülve ezzel a fölösleges áramfelvételt és disszipációt. Az áramot növelve nő az ofszet is, ezért kisebb szorzóra lesz szükség.

Fenti egyenletek nem adnak lehetőséget a szisztematikus ofszet kiszámítására. Ennek az az oka, hogy különböző skálázási nagyságrendek esetén az azonos erősítőhöz tartozó szisztematikus ofszet túlságosan megnövekedhet és ronthat a referencia megfelelő működésén, ezért a munkapontnak megfelelően beállított erősítő használata javasolt. Az ofszet növekedésének az oka az, hogy az eltérő áramok eltérő U_{GS} feszültséget igényelnek M₆ tranzisztortól, így változik a differenciálerősítő kimeneti feszültsége, M₃ tranzisztor U_{GS} feszültsége viszont nem követi ezt a változást, így aszimmetria kerül a rendszerbe.

Az áram és az ellenállások arányának változtatása nem befolyásolja a kimeneti szórást, mivel az egyik csökkentése a másik növekedését idézi elő és viszont, így a szorzatuk állandó marad, illetve az ellenállások szórása elhanyagolható, ezért ilyen tényezőket ebben az esetben nem kell figyelembe venni.

Fontos megemlíteni még a skálázhatóság határait. Ezek pontos meghatározásához meg kell figyelni az áramkör különböző munkapontok esetén bekövetkező változásait. Az I_{ptat} áram

növelésével nő a bipoláris tranzisztorokra eső és csökken az ellenállásokra eső feszültség. Ha a diódafeszültség megközelíti a referencia 1.2V körüli értékét, akkor az ellenállások már nem tudják majd biztosítani a szükséges áramarányt. Túl alacsony áram esetén túlságosan megnő az R_p ellenálláson eső V_T ·ln(n) feszültség értéke a dióda feszültségez képest és az erősítő nem tudja közel húzni egymáshoz a két pontot. Az áram növelésével nő a bipoláris tranzisztorokra eső feszültség és ezzel az erősítő bementi közös módusú szintje is.

A referencia megfelelő működéséhez továbbá biztosítani kell, hogy az erősítő bemeneti szimmetrikus ofszet feszültsége minimális maradjon, mert ez a kimeneten erősítésszeresen megjelenve, negatívan áramvisszacsatolva majd az ellenállásokkal felszorozva elrontja az áramkör működését (lásd az előző fejezetben).

Az I_{PTAT} áram csökkentése esetén a fő problémát a startup áramkör jelenti, ugyanis biztosítani kell, hogy az inverter bemeneti szintje tápfeszültség közelében helyezkedjen el. Ez több hosszú dióda sorba kötésével érhető el. R_p értékét 200k Ω -ig növeltem, ekkor az I_{PTAT} áram nagysága 533.5nA, a startup áramkör 3µA-s fogyasztását viszont nem tudtam csökkenteni.

Ahogy nő I_{PTAT} értéke, úgy nő M₆ U_{GS} feszültsége, ezért az erősítő kimenti szintjének megtartása érdekében növelni kell M₆ W/L arányát és csökkenteni M₁-ét és M₂-ét. Az áram növelésével nő az U_{DS} is, így a tükör kikerül a szaturációból, ezért széles tükröző tranzisztorok szükségesek, valamint célszerű növelni M₆ W/L arányát az U_{DS} feszültség csökkentése érdekében is. Az erősítő kimeneti szintjének növekedésével a differenciálpár kikerül a szaturációból. Így a differenciálpár W/L arányának megválasztásánál a szaturációs feszültség csökkentése is fő tervezési szemponttá válik az ofszet minimalizálása mellett. Ezért bár I_{PTAT} áram növelésével csökken R és R_p értéke, de a tranzisztorméretek növekedése miatt az áramkör méretcsökkenése megáll, majd egy határ után az áram növelése csak további méretnöveléssel biztosítható. Több áramérték esetén is paramétereztem az áramkört, eredményeimet a következő táblázat tartalmazza.

Áramfogyasztás (µA)	Területfoglalás (μm x μm)	$R_{p}\left(k\Omega\right)$
5.301	600 x 600	200
48.62	180 x 180	5.3
156	146 x 146	2
313	147 x 147	1
640	177 x 177	0.5

Az áramkör layout tervét magába foglaló négyzet oldalának hossza a felvett áram függvényében.



52. ábra – terület a felvett áram függvényében

Jól látható, hogy 120µA-s fogyasztás felett az áramfelvétel növekedése már nem eredményez jelentős méretcsökkenést. Legalább 50µA-ig javasolt az áramfelvétel növelése, mert ekkor még minimális áramfelvétel többletért cserébe közel exponenciális méretcsökkenés várható, 120µA-ig pedig lineáris a függés.

7. A kivonó áramkör

1. számú kivonó áramkör konstrukció

A létrehozott hőmérsékletfüggetlen referenciafeszültség a következő kapcsolás alkalmazásával árammá alakítható [10]:



53. ábra - 1. kivonó áramkör konstrukció

A kapcsolás fő hátránya az, hogy a kimeneti feszültség nem csökkenthető a bandgap feszültség és a kivonó tranzisztor szaturációs feszültségének összege alá, mivel ebben az esetben a differenciál erősítő kimenti feszültsége tápfeszültségre ugrik, ami túlságosan megnöveli a kivont áramot és kimeneti feszültség közel nullára csökken. Ezért a kimeneti feszültség minimális értéke 1.3V körül lenne. Az áramtükör szaturációs tartományban tartása pedig megszabná a kimenet maximális értékét is. Ráadásul a kimeneti feszültség egyenlő a tükör pMOS tranzisztorának drain potenciájával és mivel a kimenetnél cél a széles feszültségtartományon való változás, ezért mindenképpen kaszkód tükröt kell alkalmazni, ami tovább limitálja a kimenetet.

A kritikus pont alacsony hőmérsékleten van, mivel ekkor az I_{PTAT} áram nagy részét leválasztva minimálisra csökken a kimeneti feszültség és a kivonó tranzisztor drain potenciálja. A hőmérséklet növelésével a probléma megszűnik, mivel az I_{PTAT} árammal együtt folyamatosan nő a drain potenciál. A kivonó tranzisztor (a továbbiakban T₁) csatornaszélességét megnövelve a T₁ szaturációs feszültsége lecsökken, így a band-gap feszültséghez közeli értékre csökkenthető a minimális kimeneti feszültség. Magas hőmérsékleten az I_{PTAT} áram növekedésével együtt nő a kimeneti feszültség is, ami veszélyezteti a kitükrözés pontosságát, amennyiben a tükör kikerül a szaturációs tartományból. Az áramtükör pontossága kritikus a szenzor linearitásának szempontjából. Az áramtükör csatornaszélességének növelésével a szaturációs feszültség szintén csökkenthető.

2. számú kivonó áramkör konstrukció

Az előző konstrukciónak tehát sok hátránya van, ezért olyan megoldást kell keresni, amely képes úgy eltolni az I_{PTAT} áram nulla pontját, hogy közben a kimenet nulla közeli értéket vesz fel. A T₁ tranzisztor szaturációjának problémája megoldható egy pMOS tranzisztorra való cseréléssel. Ekkor a T₁ drain potenciálja a hőmérsékletfüggetlen referenciafeszültség és ha T₁ source potenciálja elég nagy, akkor biztosítható a telítés feltétele. A band-gap feszültség és a T₁ tranzisztor szaturációs feszültségének összegénél nagyobb source potenciált a kimenti feszültségből kell előállítani. Viszont a kimeneti feszültséget előállító ellenállást a nulla kimeneti szint biztosítására földpotenciálra kell tenni. A rajta eső feszültség továbbra is túl sokat változik. Ezért újabb elemet célszerű beiktatni, ami védi a S potenciált és az áramtükröt U_{ki} változásától.

Az nMOS tranzisztor túlságosan érzékeny lenne az U_{GS} feszültsége változására, az ellenállás pedig pontosan követné a kimenet változását. Ezért a választás az előző bekezdéshez hasonlóan itt is a pMOS tranzisztorra esik, jelölje T₂. Kézenfekvő lenne a dióda választása, azonban ekkor a T₁ source potenciálja U_{ki} és U_{SG2} feszültsége összegeként állna elő és bár U_{SG2} hőmérsékleti koefficiense negatív, de így is csak mérsékelni tudja az U_{ki} hőmérsékletfüggését. A source potenciál akkor lesz független U_{ki}-től, ha a T₂ gate potenciált egy másik referenciafeszültség állítja elő. A band-gap feszültség erre a célra is felhasználható.



54. ábra - 2. kivonó áramkör konstrukció

Ekkor a source potenciált a kimeneti áram határozza meg. Előny viszont, hogy míg a kimeneti áram koefficiense pozitív, addig U_{SG2} -é negatív és a két függés gyengíti egymást. Az 55. ábrán zölddel áramgenerátoros meghajtás estén, pirossal I_{PTAT} árammal való meghatás esetén látható T₂ source potenciáljának változása a hőmérséklet függvényében.



Az egyik kritikus pont alacsony hőmérsékleten lesz, mivel ekkor lesz legkisebb I_{ki} és U_{SG2} . Ekkor teljesülnie kell:

$$U_{BG} + U_{szat1} < U_{SG2} + U_{BG}$$
$$U_{SG1} - V_{th1} \simeq U_{szat1} < U_{SG2}$$
$$U_{SG1} - U_{SG2} < V_{th1}$$

Ez úgy érhető el, hogy T_2 W/L aránya nagyobb T_1 -énél, de függ a kivont áram nagyságától is. Fontos a tükör szaturációjának a biztosítása is.

$$U_{szat_mir} > V_{DD} - (U_{SG2} + U_{BG})$$

A másik kritikus pont magas hőmérsékleten jelentkezik, ugyanis I_{PTAT} áram növekedése következtében csökken az U_{SG2} feszültség is (lásd fenti ábra), míg az U_{ki} nő, így csökken U_{SD2} , trióda tartományba kerülés esetén a kimeneti feszültség meredeksége romlik.

$$U_{szat2} > U_{SD2} = U_{S2} - U_{ki}$$

Adott tehát a kapcsolás és a kritikus tervezési pontok, a következő lépés a felparaméterezés. A kimeneti áram a következő egyenlet alapján fog előállni, ahol I_{BG} a referenciafeszültségből létrehozott hőmérsékletfüggetlen áram:

$$I_{PTAT} - I_{BG} = I_{ki}$$
$$U_{ki} = I_{ki} \cdot R_{ki}$$

A band-gap áram nagyságát az R_{BG} ellenállással lehet beállítani:

$$I_{BG} = \frac{U_{BG}}{R_{BG}}$$

Az erősítő feladata, hogy az R_{BG} ellenállásra rákényszerítse az U_{BG} feszültséget. A pontos rákényszerítéshez minimális szisztematikus ofszetet kell beállítani és nagy erősítésre lesz szükség, 40dB-t legalább el kell érni. Egy differenciálerősítő erre képes. Az erőstő kimenetének maximális szintje a tükör szaturációs feszültségével és U_{SG1}-el lesz kevesebb a tápfeszültségnél, ezért a differenciálpárt pMOS tranzisztorokból célszerű megvalósítani. A véletlenszerű ofszet most nem fog számítani, mivel T₁ tranzisztor áramát ezúttal I_{BG} határozza meg. R_{BG} szórása a nagy mérete miatt ismét elhanyagolható.

$$\sigma\left(\frac{\Delta R_{BG}}{R_{BG}}\right) = \frac{A_{Rrpolyh}}{\sqrt{WL}} = \frac{6.5\%\mu m}{\sqrt{6\mu m \cdot 125.55\mu m}} = 0.23\%$$
$$\sigma(I_{BG}) = \sqrt{\left(\frac{\sigma(U_{BG})}{R_{BG}}\right)^2 + \left(\frac{U_{BG}}{\sigma(R_{BG})}\right)^2} \simeq \frac{\sigma(U_{BG})}{R_{BG}}$$
$$\sigma(I_{T1}) = \sqrt{\sigma(I_{BG})^2 + (U_{SG1} \cdot \sigma(g_m))^2} \simeq \sigma(I_{BG})$$

Ez az áram generátorosan hajtja meg a T₁ tranzisztort, így a W/L arány meghatározza az U_{SG1} feszültséget. A tranzisztor source potenciálját T₂ és I_{ki} nagysága határozza meg. Így a W/L arány segítségével meghatározható az erősítő kimeneti feszültsége, amit célszerű alacsonyra választani, hogy az aktív terhelés méretét csökkenteni lehessen, mivel az erősítő meghajtó I_{PTAT} áramot az alacsony fogyasztás érdekében kisebb W/L aránnyal célszerű betükrözni. A szaturáció szempontjából viszont nagyobb W/L arány választása célszerű.

 T_1 paramétereit megválasztva tehát beáll az erősítő kimeneti szintje. A szimmetria érdekében az aktív terhelésre egyenlő feszültségnek kell esnie, ezért a W/L paramétereket úgy kell beállítani, hogy az egyenlőség teljesüljön. A differenciálpárnak nagy g_m-t kell biztosítania (lásd előző fejezet), így nagy W/L arány választása célszerű. T₂ esetén szintén nagy W/L szükséges, hogy nagyobb feszültség jusson az áramtükörre.

Felsoroltam a tervezési irányleveket. A fő kérdés az kivont I_{BG} áram nagysága. Az ideális annyi áram kivonása lenne, hogy -55°C-nál a kimeneti áram nulla legyen. Tökéletes kivonás nem lehetséges, minimális áram lesz.

Az I_{BG} áram a band-gap feszültséghez hasonlóan nem tökéletesen hőmérsékletfüggetlen. Még ideális res könyvtári elemmel megvalósított ellenállás esetén körülbelül 1.5%-os a hiba szobahőmérsékleten. Az rpolyh és rpoly2 elemek megfelelő arányú sorba kapcsolásával kialakított közel hőmérsékletfüggetlen ellenállás esetén ez a hiba 3% nagyságrendű. Az I_{PTAT} áram azonban már tartalmazza az ellenállás hőmérsékletfüggését, ezért z I_{BG} áramnak vagy tökéletesen hőmérsékletfüggetlennek kell lennie, vagy azonos hőmérsékleti koefficienssel kell rendelkeznie.

$$I_{ki} = I_{PTAT} - I_{BG} = \frac{U_T \ln(n)}{R_p} - \frac{U_{BG}}{R_{BG}}$$

Behelyettesítve az R hőmérsékletfüggését:

$$R(T) = R(T_0) \cdot (1 + TCR1 \cdot (T - T_0) + TCR2 \cdot (T - T_0)^2) = R(T_0) \cdot \alpha$$
$$I_{ki} = I_{PTAT} - I_{BG} = \frac{2U_T \ln(n)}{\alpha R_p} - \frac{U_{BG}}{\alpha R_{BG}} = \frac{2U_T \ln(n) \cdot R_{BG} - U_{BG} \cdot R_p}{\alpha R_{BG} R_p}$$
$$U_{ki} = I_{ki} \cdot R_{ki} = \frac{2U_T \ln(n) \cdot R_{BG} - U_{BG} \cdot R_p}{\alpha R_{BG} R_p} \cdot \alpha R_{ki} = \frac{2U_T \ln(n) \cdot R_{BG} - U_{BG} \cdot R_p}{R_{BG} R_p} \cdot R_{ki}$$

Az R hőmérsékletfüggése kiesik, vagyis R_{ki}-nek, R_p-nek és R_{BG}-nek azonos típusú ellenállásból kell készülnie.

A fő tervezési szempont a kimeneti feszültség érzékenységének a beállítása, a tükrözési arányok növelésével nagyobb I_{PTAT} áram is betükrözhető, viszont ez egyben a szórás növekedését is jelenti. A másik lehetőség a kimeneti ellenállás növelése, ekkor a szórás az ellenállás növelésének arányával felszorzódik, az ellenállás szórása csökken, viszont a helyfoglalás nő.

A termikus tranziens teszter kis feszültségváltozásokat is képes érzékelni, a legkisebb szignifikáns bit értéke 25μ V a 100mV-os méréstartományon a teszter dokumentációja szerint [6], $2mV/^{\circ}$ C meredekségű diódával 0.01°C-os felbontást képes elérni. Jelen dolgozat célja, hogy ennél pontosabb és érzékenyebb hőmérő szenzort biztosítson. Ezért célom a maximális meredekség elérése.

Az IPTAT értéke -55°C-on:

$$U_T(T = 218K = -55^{\circ}\text{C}) = 18.8mV$$
$$I_{PTAT}(T = 218K = -55^{\circ}\text{C}) = \frac{2U_T \ln(n)}{R_p} = 2 \cdot 7.376 \mu A = 14.75 \mu A$$

Az ideális a teljes áram leválasztása lenne, azonban ekkor T₁ trióda tartományba kerülne, mivel I_{ki} hiánya miatt nagyon lecsökkenne az U_{S2} potenciál. Ezért a tökéletes nulla kimenet biztosítása nem lehetséges, lesz néhány 10mV nagyságrendű kezdőérték. A minimális kimeneti feszültség meghatározásánál figyelembe kell venni a kimenet szórását is. Szimulációim alapján a kimeneti szórás 3 szigmát vizsgálva 60mV körüli érték lesz, ezért ezt fogom beállítani, mivel nem megengedhető, hogy szélsőséges körülmények között ne működjön megfelelően a szenzor a hőmérsékleti tartomány szélén. Ez 83.7k Ω -os R_{BG} értéknél adódott, a kimeneti áram 53.76nA. Ekkor az U_{DS} már majdnem 600mV-al nagyobb az U_{szat}-nál, vagyis az a kimeneti nulla pont csökkentésének korlátozója nem a T₁ szaturációs feszültsége, hanem a kimenet szórása. Ezzel előállt az I_{BG} kivont áram. T₁ esetében kompromisszumot kötöttem az alacsony erősítő kimeneti

szint és az alacsony szaturációs feszültség között és 10μ m/ 5μ m W/L arányt választottam. Az I_{BG} áram:



A T₂ tranzisztor source potenciálja a W/L arány segítségével beállítható. A kitükrözés akkor lesz a legpontosabb, ha T₂ source potenciálja egyenlő M₆ source potenciáljával. Ezt az értéket szobahőmérsékletre állítottam be. 70μ m/1 μ m paraméterekkel.

A kimeneti feszültség maximális értéke R_{ki} -vel állítható be. A cél, hogy 125 °C-on T_2 szaturációs tartományban működjön, vagyis a kimeneti szórás maximális 60mV-os értékével legyen kisebb a szaturációs feszültség az U_{SD}-nél. A kimenti ellenállás értéke így 147k Ω lett.

Az erősítő kimeneti feszültségét fenti paraméterezés meghatározta, az aktív terhelést ezért úgy paramétereztem, hogy az U_{SG} feszültségek szobahőmérsékleten megegyezzenek. Így a 10 μ m/13 μ m arány adódott. A differenciálpárnál nagy g_m-re törekedtem, ezért 20 μ m/1 μ m arányt választottam. Az erősítő meghajtó árama szintén az I_{PTAT} áram, az áramváltozás a kimeneti konstans áram miatt ezúttal offszetet visz a rendszerbe, amelynek hatása a kimenetre elhanyagolható. Mivel az erősítő nem igényel nagy áramot így egyetlen 10 μ m/9 μ m W/L arányú tranzisztorral tükröztem be illeszkedve a többi áramtükörhöz. A fázistartalékot 15 db 10 μ m/2 μ m W/L arányú nMOS tranzisztorral állítottam be 60.3 fokra. Utóbbi esetben a MOS tranzisztorok területe számít, layout tervezésnél tetszés szerint módosítható lesz a felépítés. Így az erősítő fázis és amplitúdó menete:



Ezzel elkészült a kivonó áramkör. A fő kérdés a kimeneti feszültség szórása. A szórás szignifikáns része az I_{PTAT} áram lesz, az I_{BG} szigmája kisebb. Ez R_{BG} =83.7k Ω méretből adódik.





59. ábra – az Iki és az Uki Monte Carlo szimulációja





A kapcsolás még nem teljes, szükség van egy olyan részáramkörre, amely képes minimálisra csökkenteni a szenzor fogyasztását, ha nincsen szükség a működésére.

8. A power down áramkör

A power down áramkör feladta az, hogy biztosítsa a kapcsolás ki és bekapcsolhatóságát egy külső digitális jel segítségével. Ponált logikát feltételezve egy külső, logikai magas értékű pd (power down) jel hatására az áramkör minimális fogyasztású állapotba kerül, alacsony értéke esetén rendeltetésszerűen működik. A pd jelet két inverterre vezetem rá, ezzel előállítva a negált pdn jelet, illetve regenerálva a logikai szinteket.

A kapcsolás nagy része áramtükrön keresztül kap áramgenerátoros meghajtást. Egy pMOS tranzisztor drain-jét a tükröző vezetékre, source-t tápfeszültségre kötve, gate potenciálját pedig a pdn jellel állítva, az áramtükör működésen kívülre helyezhető, ugyanis magas pd esetén tápfeszültségre húzza fel a tükröző vezetékeket, alacsony pd esetén nem okoz változást. Ezzel a lépéssel a két erősítő kikapcsolása biztosított. M₆ tranzisztor U_{GS} feszültsége és a band-gap feszültség azonban nem csökken nullára. Ez biztosítható erre a két pontra egy-egy nMOS tranzisztor drain-jét kötve, a source-okat földpotenciálra helyezve és a gate-eket pd jellel vezérelve.

A problémát a startup áramkör jelenti, amelynek feladata, hogy a nem működő áramkört beindítsa. Ezért úgy kell módosítani, hogy csak alacsony pd esetén lássa el a funkcióját. Ez biztosítható a startup első inverterének NOR kapuvá változtatásával. Alacsony pd esetén így teljesíti az eddigi funkcióját, míg magas pd esetén kikapcsolja a startup áramkört. A NOR kapu nMOS tranzisztorai 10µm/1µm-es egységtranzisztorok, a pMOS-ok 20µm/3µm-esek a logikai kapuk tervezési szabályainak megfelelően. A módosított startup áramkör:



61. ábra – a power down áramkör

Az áramfelvétel kikapcsolt állapotban 2.6nA. A power down működése:



9. A kész áramkör

Az áramkör kimeneti feszültségi és a hőmérséklet szerinti első deriváltja -55...125°C tartományon:



63. ábra – az áramkör kimenete

 $U_ki(-55^{\circ}C)=62.1557mV$ és $U_{ki}(125^{\circ}C)=1.87051V$, a teljes meredekség:



 $\frac{\Delta U_{ki}}{\Delta T} = \frac{1.808V}{180^{\circ}\text{C}} = 10.046 \frac{mV}{^{\circ}\text{C}}$

64. ábra – a kimenetre illesztett egyenes és az attól való eltérés

 $SSE = 0.000228V = 795.1 \mu V$ RMSE = 0.002157V = 4.028 mV

	Minimum	Tipikus érték	Maximum	Mértékegység
VDD	2.7	3.3	3.9	V
Hőmérséklet	-55	27	125	°C
Felvett tápáram		74		μΑ
Band-gap feszülség	1.196	1.208	1.2213	V
Band-gap pontosság	-1.1		+1.1	%
Kimeneti feszültség	813	873	933	mV
Kimeneti feszültség pontosság	-7		+7	%
Bekapcsolási idő		10		μs
Kikapcsolási idő		0.5		μs
Tranziens áram kapcsolásnál			640	μΑ
Tápfeszültség elnyomás		81		dB
Alapterület			200*200	μm*μm

10. Összefoglaló

A dolgozatomban bemutattam a szakirodalomban megtalálható hőmérsékletmérő szenzor megoldásokat, közülük kiválasztottam a feladathoz leginkább illeszkedőt és részletes indoklást adtam a választott konstrukció felparaméterezésére. Különösen nagy figyelmet fordítottam a technológiai szórásból származó hibák minimalizálására. A kimeneti érzékenység növelése érdekében egy kivonó áramkört terveztem, ami lehetővé tette az érzékelő kimeneti nulla pontjának a vizsgált hőmérsékleti tartomány alsó határához való mozgatását és ezáltal a kimeneti feszültségtartomány kiszélesítését.

A tervezési munkám eredményeként előállt egy nagy linearitású és nagy érzékenységű, jól skálázható hőmérő szenzor, amely egy adott integrált áramkörben megvalósítva, az iparban már bevált és alkalmazott mixed signal boundary scan segítségével a külvilággal való kommunikációra képes, ezáltal az adott IC hőmérsékletével arányos feszültségjelet biztosít a külvilág számára.

A termikus tranziens tesztelés lehetőséget ad a szilícium lapka és a környezet közötti hővezetési utak feltérképezésére és az esetleges gyártástechnológiai vagy degradációs hibák detektálására, ezáltal módot adva az integrált áramkörök megbízhatóságának növelésére. Különböző elektronikus eszközök tokozásának termikus karakterizációjára már eddig is alkalmaztak termikus tranziens mérésen alapuló kiértékelést, azonban ennek az eljárásnak a kiterjesztése SoC eszközökre, valamint egy szabványos tesztelési interfészhez való illesztésére még nem született megoldás.

A megtervezett hőmérsékletérzékelő és a kevert jelű peremfigyelőhöz való illeszthetőség lehetővé teszi a termikus tranziens tesztelés elvégzését a SoC rendszer tokozott állapotában.

11. Ábrajegyzék

1. ábra – System On Chip	1
2. ábra – Egydimenziós hővezetési modell előállítása	3
3. ábra – MS Boundary Scan tesztkörnyezet felépítése	4
4. ábra – 1. szenzorkonstrukció	7
5. ábra– 1. szenzorkonstrukció kimenete	8
6. ábra - 1. szenzorkonstrukció kimenetére illesztett egyenes	8
7. ábra - 1. szenzorkonstrukció corner szimulációja	9
8. ábra – eltérő áramsűrűségű diódák feszültségkülönbsége	. 10
9. ábra – Widlar féle áramforrás	. 11
10. ábra – selfbias blokkvázlat	. 12
11. ábra – selfbias munkapont	. 12
12. ábra – rpolyh és rpoly2 hőmérskletfüggése	. 13
13. ábra – 2. konstrukció	. 13
14. ábra – 2. konstrukció kimenete	. 14
15. ábra- 2. konstrukció kimenetére illesztett egyenes	. 15
16. ábra – 2. konstrukció corner szimulációja	. 16
17. ábra – 3. konstrukció	. 16
18. ábra – 3. konstrukció kimenete	. 18
19. ábra – 3- konstrukció kimenetére illesztett egyenes	. 18
20. ábra – gyenge inverzió biztosítása	. 20
21. ábra – a drain áram hőmérsékletfüggése gyenge inverzióban	. 20
22. ábra – küszöbfeszültség referencia áramkör	. 21
23. ábra – 4. konstrukció	. 21
24. ábra – U _{GS} és U _{DS}	. 22
25. ábra - 4. konstrukció kimenete	. 23
26. ábra - 4. konstrukció kimenetére illesztett egyenes	. 23
27. ábra - 1. band-gap referencia konstrukció	. 26
28. ábra - 2. band-gap referencia konstrukció	. 27
29. ábra - 2. számú band-gap referencia konstrukció módosítása	. 28
30. ábra – x(n)	. 29
31. ábra – ideális band-gap referencia kapcsolás	. 30
32. ábra -ideális band-gap referencia	. 31
 ábra – a referencia előállítása a kimenti egyenlet alpaján 	. 31
34. ábra – az erősítő	. 33
35. ábra – négyzetes összeg négyzetgyöke	. 36
36. ábra – a dióda karakterisztika	. 37
37. ábra – nMOS matching görbe	. 38
38. ábra – pMOS matching görbe	. 39
39. ábra – Az ofszet és az U _{GS6} Monte Carlo szimulációja	. 40
40. ábra – az amplitúdó és a fáziskarakterisztika	. 41
41. ábra – I _{M6} és a tükrözendő áram Monte Carlo szimulációja	. 41
42. ábra – A betükrözött áram és a band-gap feszültség Monte Carlo szimulációja	. 45
43. ábra – a startup áramkör	. 46

44. ábra – a munkaponti szimuláció környezete	47
45. ábra - – a munkaponti szimuláció paraméterfüggése	48
46. ábra - – a munkaponti szimuláció	48
47. ábra – az áramkör beindulása tápfeszültség hatására	49
48. ábra – CTAT+xPTAT	50
49. ábra túl nagy x esetén	50
50. ábra a maximum függése x-től	51
51. ábra – a referencia előállítása a kimeneti egyenlet alapján	51
52. ábra – terület a felvett áram függvényében	54
53. ábra - 1. kivonó áramkör konstrukció	54
54. ábra - 2. kivonó áramkör konstrukció	56
55. ábra − T₂ source potenciálja	56
56. ábra – I _{BG} áram	59
57. ábra – az amplitúdó és a fáziskarakterisztika	60
58. ábra – az I _{BG} és az I _{PTAT} /4 Monte Carlo szimulációja	60
59. ábra – az I _{ki} és az U _{ki} Monte Carlo szimulációja	61
60. ábra – tápfeszültség elnyomás	61
61. ábra – a power down áramkör	62
62. ábra – az áramkör ki és bekapcsolása	63
63. ábra – az áramkör kimenete	63
64. ábra – a kimenetre illesztett egyenes és az attól való eltérés	64

12. Irodalomjegyzék

- [1] G. Bognár, A mikroelektronika egyes termikus problémáinak kezelése, Budapest, 2009.
- [2] G. Bognár és G. Takács, Mikroméretű hűtőeszközök kutatása SoP alkalmazások számára.
- [3] R. R. Tummala és M. Swaminathan, Introducton to System-on-Package, MmGrawHill, 2008.
- [4] A. Timár és M. Rencz, "Real-time heatingandpowercharacterizationofcells in standardcelldesigns," in *Microelectronics Journal*, 2012.
- [5] V. Székely, "Identification of RC Networks by Deconvolution, Chances and Limits," in *IEEE Transactions on Circuits and Systems-I. Theory and applications*, 1998.
- [6] "Mentor Graphics T3Ster Transient Thermal Characterization," [Online]. Available: http://s3.mentor.com/public_documents/datasheet/products/mechanical/products/t3stertechnical-info.pdf.
- [7] "Expanding boundary-scan to analog and mixed-signal testing: IEEE 1149.4," JTAG Technologies, 2000. [Online]. Available: http://www.jtag.com/en/content/ieee-11494.
- [8] "Documentation Center/Evaluating Goodness of Fit," MathWorks, [Online]. Available: http://www.mathworks.com/help/curvefit/evaluating-goodness-of-fit.html.
- [9] B. Razavi, Design of Analog CMOS Integrated Circuits, McRGAW-HILL, 2001.
- [10] P. R. Gray, P. J. Hurst, S. H. Lewis és R. G. Meyer, ANALYSIS AND DESIGN OF ANALOG INTEGRATED CIRCUITS, John Wiley & Sons, 2001.
- [11] V. Székely, M. Rencz, S. Török, C. Márta és L. Lipták-Fegó, "CMOS temperature sensors and built-in test circuitry for thermal testing of ICS," in *ELSEVIER*, 1998.
- [12] P. Brokaw, Szerző, A Transistor Voltage Reference, and What the Band-Gap Has To Do With It. [Performance]. 1989.
- [13] F. Maloberti, Analog Design for CMOS VLSI Systems, Kluwer Academic, 2001.
- [14] A. Zirger, Szerző, Random Offset in CMOS IC. [Performance]. National Semiconductor, 2007.

13. Melléklet

1. számú melléklet



2. számú melléklet

